



UNIVERSIDADE FEDERAL RURAL DO SEMI-ÁRIDO
PRÓ-REITORIA DE GRADUAÇÃO
CENTRO MULTIDISCIPLINAR DE PAU DOS FERROS
CURSO DE BACHARELADO EM CIÊNCIAS E TECNOLOGIA

ARTÊNIO ROCHA DE MORAIS

**UTILIZAÇÃO DE UM EQUIPAMENTO ELETRÔNICO COMO UMA
FERRAMENTA DIDÁTICA PARA O ENSINO**

PAU DOS FERROS

2018

ARTÊNIO ROCHA DE MORAIS

**UTILIZAÇÃO DE UM EQUIPAMENTO ELETRÔNICO COMO UMA
FERRAMENTA DIDÁTICA PARA O ENSINO**

Monografia apresentada a Universidade Federal Rural do Semi-Árido como requisito para obtenção do título de Bacharel em Ciências e Tecnologia.

Orientador: Pedro Thiago Valério de Souza,
Prof. Me.

PAU DOS FERROS

2018

©Todos os direitos estão reservados à Universidade Federal Rural do Semi-Árido. O conteúdo desta obra é de inteira responsabilidade do (a) autor (a), sendo o mesmo, passível de sanções administrativas ou penais, caso sejam infringidas as leis que regulamentam a Propriedade Intelectual, respectivamente, Patentes: Lei nº 9.279/1996, e Direitos Autorais: Lei nº 9.610/1998. O conteúdo desta obra tornar-se-á de domínio público após a data de defesa e homologação da sua respectiva ata, exceto as pesquisas que estejam vinculadas ao processo de patenteamento. Esta investigação será base literária para novas pesquisas, desde que a obra e seu (a) respectivo (a) autor (a) seja devidamente citado e mencionado os seus créditos bibliográficos.

Ficha catalográfica elaborada pelo Sistema de Bibliotecas
da Universidade Federal Rural do Semi-Árido, com os dados fornecidos pelo(a) autor(a)

M827u Morais, Artênio Rocha de.
 Utilização de um equipamento eletrônico como uma
 ferramenta didática para o ensino / Artênio Rocha
 de Moraes. - 2018.
 66 f. : il.

 Orientador: Pedro Thiago Valério de Souza.
 Monografia (graduação) - Universidade Federal
 Rural do Semi-árido, Curso de Ciência e
 Tecnologia, 2018.

 1. Kit didático. 2. Experimentos práticos. 3.
 Ensino-aprendizagem. I. Souza, Pedro Thiago
 Valério de, orient. II. Título.

O serviço de Geração Automática de Ficha Catalográfica para Trabalhos de Conclusão de Curso (TCC's) foi desenvolvido pelo Instituto de Ciências Matemáticas e de Computação da Universidade de São Paulo (USP) e gentilmente cedido para o Sistema de Bibliotecas da Universidade Federal Rural do Semi-Árido (SISBI-UFERSA), sendo customizado pela Superintendência de Tecnologia da Informação e Comunicação (SUTIC) sob orientação dos bibliotecários da instituição para ser adaptado às necessidades dos alunos dos Cursos de Graduação e Programas de Pós-Graduação da Universidade.

ARTÊNIO ROCHA DE MORAIS

**UTILIZAÇÃO DE UM EQUIPAMENTO ELETRÔNICO COMO UMA
FERRAMENTA DIDÁTICA PARA O ENSINO**

Monografia apresentada a Universidade
Federal Rural do Semi-Árido como requisito
para obtenção do título de Bacharel em Ciência
e Tecnologia.

Defendida em: 19 / 04 / 2018.

BANCA EXAMINADORA

Pedro Thiago Valério de Souza

Pedro Thiago Valério de Souza, Prof. Me. (UFERSA)
Presidente

Francisco Carlos Gurgel da Silva Segundo

Francisco Carlos Gurgel da Silva Segundo, Prof. Me. (UFERSA)
Membro Examinador

Vinicius Samuel Valério de Souza

Vinicius Samuel Valério de Souza, Prof. Dr. (UFERSA)
Membro Examinador

AGRADECIMENTOS

A minha família por todo apoio dado durante essa jornada.

Ao meu orientador, Prof. Pedro Thiago, por todo o apoio e atenção prestado na realização deste trabalho.

Ao professor Francisco Segundo que indicou o tema deste trabalho e que prestou total apoio na realização do mesmo.

Aos meus amigos de curso que me incentivaram a elaborar este trabalho.

A Universidade Federal Rural do Semi-Árido, que forneceu toda a estrutura para a realização do trabalho.

RESUMO

A utilização de *kits* didáticos estão cada vez mais sendo utilizados nas disciplinas de graduação com o intuito de melhorar o ensino-aprendizagem e, confrontar com a prática, os conhecimentos vistos na teoria. Um dos empecilhos da utilização desses *kits* é que estes são muito caros e, muitas vezes inviabilizando sua compra devido a contensão de gastos da universidade. Este trabalho consiste na utilização do *kit* didático para práticas de circuitos digitais, proposto por Teófilo (2015), como forma de continuação deste trabalho. Neste trabalho, será descrita a composição e o funcionamento deste *kit*, desenvolvimento de experimentos realizados no *software Multisim* e implementados no *kit* com intuito de disponibilizar este trabalho para a utilização futura por docentes da Universidade Federal Rural do Semi-Árido (UFERSA), *câmpus* Pau dos Ferros. Espera-se com este trabalho, auxiliar professores e alunos na utilização deste *kit* em sala de aula, de modo a contribuir na melhoria do ensino-aprendizagem.

Palavras-chave: *Kit* didático. Experimentos práticos. Ensino-aprendizagem.

ABSTRACT

The use of teaching kits is increasingly being used in undergraduate courses in order to improve teaching-learning and to confront with practice the *knowledge* seen in theory. One of the drawbacks of using these kits is that these are very expensive and often make your purchase unfeasible due to contention of university expenses. This work consists of the use of the didactic kit for practices of digital circuits, proposed by Teófilo (2015), as a way of continuing this work. This work will describe the composition and operation of this kit, the development of experiments carried out in the Multisim software and implemented in the kit with the purpose of making this work available for future use by professors of the Federal University of the Semi-Arid (UFERSA), Campus Pau dos Ferros. It is hoped with this work, to assist teachers and students in the use of this kit in the classroom, in order to contribute to the improvement of teaching-learning.

Keywords: Teaching kit, practical experiments, teaching-learning.

LISTA DE FIGURAS

Figura 1 - <i>Kit</i> didático para a prática de eletrônica digital desenvolvido por Téofilo (2015) ..	13
Figura 2 - Protótipo do módulo didático desenvolvido por Sousa, Silveira e Schwarz (2012)	15
Figura 3 - Protótipo de Jogo de dados	16
Figura 4 - Protótipo do Semáforo (a) e Sinalizador de Pedestres (b)	17
Figura 5 - Relógio Digital.....	17
Figura 6 - Portas lógicas NOR (a), AND (b), NOT (c), NOR (d) e NAND (e)	23
Figura 7 - Arquitetura de Huffman para circuitos sequenciais.....	28
Figura 8 - Circuito do Latch SR Básico	29
Figura 9 - Circuito do latch D.....	30
Figura 10 - Flip-flop D mestre-escravo	31
Figura 11 – Contador assíncrono de 4 bits (a) e o seu diagrama de temporização (b).....	32
Figura 12 - Contador síncrono de 4 bits	33
Figura 13 - Contadores em cascata (a) e o seu diagrama de temporização (b)	34
Figura 14 - Representação do barramento BCD no kit didático de Téofilo (2015).	37
Figura 15 - Representação das funções lógicas no kit didático de Téofilo (2015).....	38
Figura 16 - Representação do barramento BCD no kit didático de Téofilo (2015).	39
Figura 17 - Representação do gerador de clock no kit didático	40
Figura 18 - Saídas do Kit.....	41
Figura 19 - Matriz de contatos (protoboard) do kit	41
Figura 20 - Esquema de funcionamento do projeto 1.....	42
Figura 21 - Simulação no software Multisim do circuito lógico com sensores para o controle do funcionamento de bombas em reservatórios	45
Figura 22 - Implementação do circuito lógico correspondente do projeto 1 no kit educacional	45
Figura 23 - Simulação no software multisim do contador assíncrono decrescente de módulo 4	46
Figura 24 - Simulação do circuito contador assíncrono decrescente de módulo 4 no Kit Didático	47
Figura 25 - Simulação do Placar Eletrônico no software Multisim	48
Figura 26 - Implementação do placar eletrônico no kit didático de Téofilo (2015).....	49
Figura 27 - Simulação dos contadores em cascata no software Multisim.....	50
Figura 28 - Implementação dos contadores em cascata no kit de Teófilo (2015).....	51
Figura 29 - Circuito Integrado 74LS04	61
Figura 30 - Circuito Integrado 74LS08	61
Figura 31 - Circuito integrado 74LS11.....	62
Figura 32 - Circuito integrado 74LS32.....	62
Figura 33 - Circuito integrado 74LS00.....	63
Figura 34 - Circuito Integrado 74LS10	63
Figura 35 - Circuito Integrado 74LS02	64
Figura 36 - Circuito Integrado 74LS13	64
Figura 37 - Circuito Integrado 74LS73	65

Figura 38 - Circuito Integrado 74LS74	65
Figura 39 - Circuito Integrado 74LS90	66
Figura 40 - Circuito Integrado 74LS93	66
Figura 41 - Circuito Integrado 74LS47	67

LISTA DE QUADROS

Quadro 1 - Exemplo de tabela verdade de um circuito qualquer	22
Quadro 2 - Operações lógicas básicas	22
Quadro 3 - Tabela verdade com Maxtermos e Mintermos.....	24
Quadro 4 - Postulados dos principais teoremas da Álgebra de Boole.....	25
Quadro 5 - Aplicação do método do Mapa de Karnaugh.	27
Quadro 6 - Tabela verdade para o circuito do Latch SR básico	29
Quadro 7 - Tabela verdade para o latch D.....	30
Quadro 8 - Tabela verdade para o Flip-flop J-K	31
Quadro 9 - Tabela verdade do circuito equivalente do projeto 1	44

SUMÁRIO

1	INTRODUÇÃO	11
1.1	Motivações.....	13
1.2	Objetivos.....	14
1.2.1	Objetivo Geral	14
1.2.2	Objetivos Específicos	14
1.3	Estado da arte	14
1.4	Metodologia.....	19
1.5	Organização do texto.....	19
2	INTRODUÇÃO AOS CIRCUITOS DIGITAIS.....	20
2.1	Caracterização dos circuitos digitais	21
2.2	Tabela verdade	21
2.3	Operações e portas lógicas básicas.....	22
2.4	Expressão booleana do circuito.....	23
2.4.1	Maxtermos <i>versus</i> Mintermos	23
2.4.2	Teoremas da Álgebra de <i>Boole</i>	24
2.4.3	Mapa de <i>Karnaugh</i>	26
2.5	Circuitos sequenciais	27
2.5.1	<i>Clock</i>	27
2.5.2	Elementos Armazenadores	27
2.5.3	Circuitos Contadores	31
2.6	Resumo	35
3	COMPOSIÇÃO DO KIT DIDÁTICO	37
3.1	Funções lógicas com chaves	38
3.2	Barramento BCD.....	39
3.3	O gerador de <i>clock</i>.....	39
3.4	Circuitos integrados	40
3.5	Saídas	40
3.6	Matriz de contatos	41
4	RESULTADOS PRÁTICOS	42
4.1	Projeto 1: controle do funcionamento de bombas em reservatórios	42

4.2	Projeto 2: contador assíncrono decrescente de módulo 4.....	46
4.3	Projeto 3: placar eletrônico	47
4.4	Projeto 4: contadores em cascata.....	49
5.	CONCLUSÃO	52
	REFERÊNCIAS	53
	APÊNDICE A - RELATÓRIOS DE EXPERIMENTOS PRÁTICOS.....	55
	ANEXO A - <i>DATASHEETS</i> DOS CIRCUITOS INTEGRADOS UTILIZADOS NO <i>KIT</i>	61

1 INTRODUÇÃO

O ensino superior brasileiro ainda sofre com déficits de desempenho preocupantes. Segundo os dados divulgados pelo Censo Escolar do INEP, a taxa de evasão no ensino superior, para os que entraram na faculdade de 2010 até 2015, foi de 49%, o que representa um percentual alarmante. (O ESTADO DE SÃO PAULO, 2018).

Em relação aos estudantes de universidades federais, apenas 22% dos alunos que se matricularam em 2010 conseguiram se formar em 2014 (O ESTADO DE SÃO PAULO, 2018). Essa evasão é maior quando o curso é da área de computação, sendo a segunda área que mais apresenta evasão de alunos no ensino superior público, com uma taxa de 22%, segundo uma pesquisa realizada pelo Instituto Lobo entre os anos de 2011 a 2015 (SILVA FILHO, 2017).

Inúmeros fatores que contribuem para essas estatísticas, mais especificamente na área da computação, no qual a evasão é mais frequente. De acordo com o trabalho de Hoed (2016), que analisou os motivos de evasão de alunos nos cursos superiores de computação, entre os fatores mais predominantes estão os vocacionais, como a falta de afinidade do aluno com o curso, além de fatores socioeconômicos, como as dificuldades financeiras e os fatores institucionais. Entre esses fatores estão a rigidez nas avaliações aplicadas pelos professores, a dificuldade dos professores em repassarem os conteúdos de maneira compreensível e a dificuldade dos alunos em aprenderem matérias da área de algoritmos e programação.

Diante desse cenário e com a inserção de novas tecnologias, ao longo dos anos, tornou-se necessário a adoção de novos métodos de ensino pelos professores que acompanhassem essas mudanças tecnológicas (BRIGHENTI; BIAVATTI; SOUZA, 2015). Atualmente este é um dos principais desafios enfrentados pelos docentes no processo de ensino-aprendizagem. O professor então, não pode se restringir apenas ao ensino teórico em sala de aula, sendo necessário a busca por novos meios de forma a facilitar a aprendizagem dos alunos. É conhecido que a maneira como o professor planeja a sua aula pode ou não despertar o interesse dos alunos (MAZZIONI, 2013).

Muitos professores planejam os cursos com falta de criatividade, apenas se baseando nos capítulos de um livro, utilizando os mesmos métodos de ensino e avaliações, não se adequando as mudanças que ocorreram no decorrer dos anos (GIL, 2012). A utilização apenas dessa prática pode prejudicar o ensino, uma vez que o aluno poderá ter dificuldade para aprender e assimilar o conteúdo sem o auxílio de outras ferramentas didáticas. Portanto, é

necessário que o professor empregue novas ferramentas didáticas de forma que ele possa despertar o conhecimento crítico nos alunos.

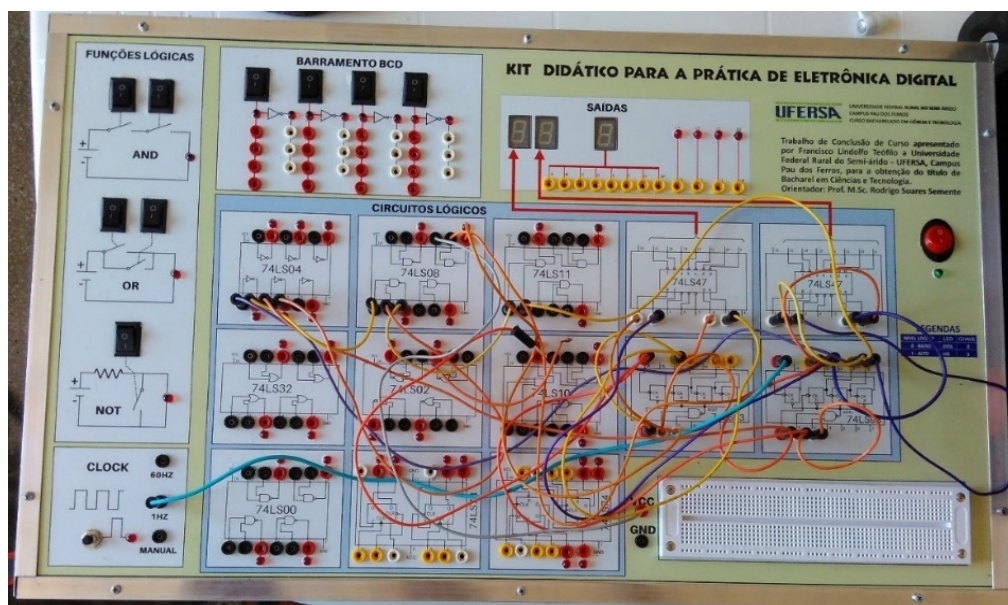
As utilizações desses equipamentos facilitam a aprendizagem dos alunos que conseguem assimilar melhor o conteúdo ensinado em sala de aula com a experimentação prática. Então, é necessário que os professores revisem as suas metodologias de ensino, verificando a opinião dos estudantes sobre quais metodologias eles consideram mais eficazes para a aprendizagem (BRIGHENTI; BIAVATTI; SOUZA, 2015). Com base nisso, os professores podem adotar novas técnicas de ensino, como a realização de um misto entre aulas práticas e teóricas com a utilização de ferramentas didáticas que podem auxiliá-los no processo de ensino-aprendizagem.

Com o avanço tecnológico, ao longo dos anos, o mundo passou a adotar uma nova forma de tecnologia, chamada de tecnologia digital. Hoje, quase todos os equipamentos eletrônicos que utilizamos no nosso dia-dia são compostos por essa tecnologia, como computadores, celulares, videogames, câmera, entre outros (VAHID, 2008). E a eletrônica digital é a área responsável por desenvolver esses tipos de equipamentos, o que justifica a importância da introdução desta disciplina em sala de aula.

Para auxiliar no ensino de eletrônica digital, existem no mercado inúmeros equipamentos eletrônicos que podem ser utilizados para este fim, como os kits didáticos. No entanto, devido ao alto preços desses equipamentos, nem sempre as universidades dispõem de recursos suficientes para a compra deles.

Pensando nisso, este trabalho propõe a utilização em sala de aula de um “*kit* didático para a prática de circuitos digitais” desenvolvido por Teófilo (2015), conforme Figura 1. Este *kit* apresenta inúmeras funcionalidades que facilitam o ensino de eletrônica digital e reduz custos, ao reunir em um único equipamento, funcionalidades que seriam adquiridas na compra de mais de um equipamento ou outros similares que custam mais caro.

Figura 1 - Kit didático para a prática de eletrônica digital desenvolvido por Téofilo (2015)



Fonte: O Autor (2018).

O kit é composto por uma fonte de alimentação dos circuitos, um bloco de funções lógicas com chaves, um barramento BCD com quatro bits, um gerador de sinal de *clock*, um *flip-flop* JK, um *flip-flop* D, um módulo contador, um módulo de saídas com *led's* e *display* de 7 segmentos e uma matriz de contato.

1.1 Motivações

Os métodos de ensino atuais ainda se restringem ao ensino teórico em sala de aula, na qual o professor repassa conteúdos meramente decorativos para os alunos que são, na maioria das vezes, meros espectadores e que tem pouca participação nas aulas. Tudo isso contribui para que eles se sintam desmotivados para aprender, prejudicando a sua formação.

Dessa forma, é necessário a utilização de metodologias de ensino eficazes, de modo que estas despertem o interesse dos alunos, fazendo com que eles tenham uma maior participação durante as aulas.

Com a adoção das tecnologias atuais é possível desenvolver equipamentos que promovam uma maior participação dos alunos durante as aulas, como por exemplo o “kit didático para a prática de circuitos digitais” desenvolvido por Teófilo (2015) que será utilizado

neste trabalho para o desenvolvimento de práticas laboratoriais. Assim, a utilização desses equipamentos pode facilitar a aprendizagem dos alunos, e o ensino do professor que se torna mais prático e interessante.

1.2 Objetivos

1.2.1 Objetivo Geral

- Realizar práticas com o “*kit* didático para a prática de circuitos digitais” desenvolvido por Teófilo (2015).

1.2.2 Objetivos Específicos

- Estudar e conhecer o funcionamento dos componentes de um circuito digital;
- Realizar revisão bibliográfica sobre o tema e os métodos de ensino-aprendizagem;
- Descrever as funcionalidades do “*kit* didático para a prática de circuitos digitais” que pode ser utilizado como uma ferramenta didática;
- Disponibilizar os resultados deste Trabalho de Conclusão de Curso aos docentes da disciplina para utilizá-lo como apoio às aulas de circuitos digitais.

1.3 Estado da arte

Na literatura, encontramos inúmeros trabalhos similares ao de Teófilo (2015) que falam sobre a utilização de ferramentas didáticas para o ensino de eletrônica digital. Identificar esses trabalhos é importante, como forma de encontrar sugestões de melhorias para a implementação do *kit* didático que foi desenvolvido por Teófilo (2015), assim como encontrar estratégias para a aplicação prática deste *kit* em sala de aula.

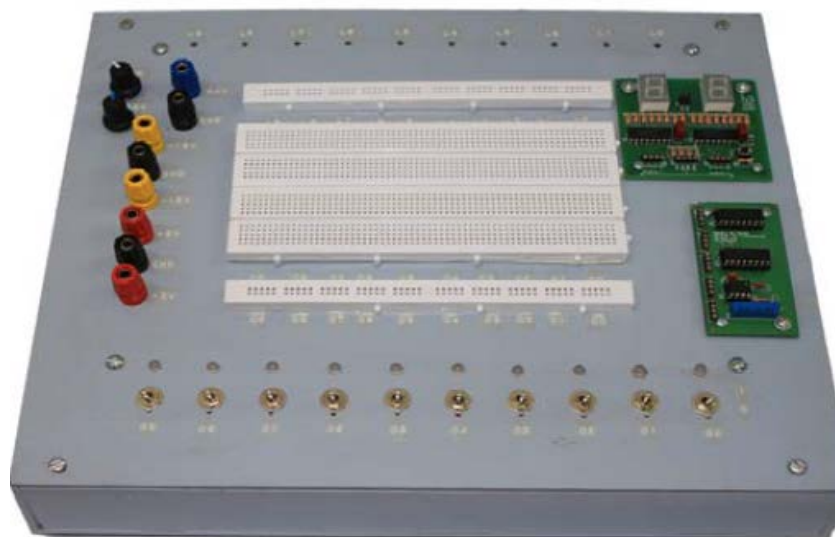
Sousa, Silveira e Schwarz (2012) desenvolveram um módulo didático para a utilização nas disciplinas de eletrônica digital. Inicialmente, os autores fizeram um levantamento dos *kits* didáticos contidos no IFSC. Depois, verificou-se como são abordados os assuntos da disciplina de Eletrônica Digital neste instituto e em outras universidades. Após isso, identificou os módulos didáticos disponíveis no mercado. E em seguida, foi realizada uma reunião com os professores deste instituto a fim de colher propostas para elaboração deste módulo.

Por último, foi realizada o desenvolvimento e implementação do módulo didático que segundo Sousa, Silveira e Schwarz (2012) é composto por:

- Uma fonte de alimentação com as tensões +12 V, +5 V, -12 V e -5 V;
- Uma área de prototipagem, composta por matrizes de contato que permitem a rápida montagem de circuitos;
- Uma fonte de referência ajustável de 0 a 18 V, com dois potenciômetros para ajuste;
- Chaves retentivas para a entrada de dados que comutam de nível lógico quando são acionadas e mantêm este valor até que a chave seja acionada de novo;
- Barramentos de *leds* indicativos e *display* de 7 segmentos para a saída de dados;
- Um gerador de frequências utilizando um CI 555 e dois 74390 que permitem gerar frequências de 1 Hz, 10 Hz, 100 Hz e 1 kHz (SOUSA; SILVEIRA; SCHWARZ, 2012).

O protótipo montado é exibido na Figura 2.

Figura 2 - Protótipo do módulo didático desenvolvido por Sousa, Silveira e Schwarz (2012)



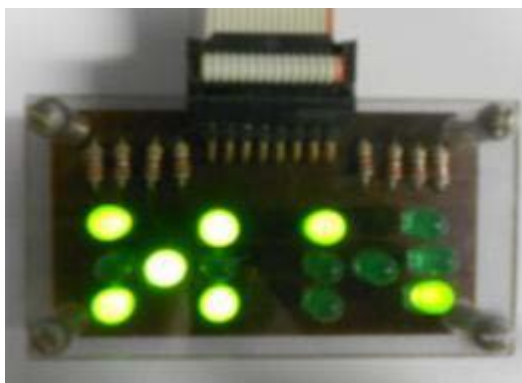
Fonte: Sousa, Silveira e Schwarz (2012).

Outro trabalho relacionado ao tema é o de Codá, Pião e Moura (2013) que propõe a utilização de protótipos reais nas aulas de laboratório, a fim de estimular o aprendizado dos alunos. Os protótipos envolvem diferentes áreas da engenharia e reproduzem de forma mais realística o ambiente profissional (CODÁ; PIÃO; MOURA, 2013). Eles foram sugeridos pelos alunos e são compostos por uma parte mecânica, um circuito de visualização com *Leds* ou

displays e um circuito de controle, sendo sintetizado em dispositivos do tipo CPLDs (*Complex Programmable Logic Devices*) ou FPGAs (*Field Programmable Gate Arrays*) (CODÁ; PIÃO; MOURA, 2013).

Entre os protótipos desenvolvidos estão um jogo de dados, ilustrado na Figura 3, que exibe dois dados através de uma placa com 7 *Leds*, nos qual todas combinações possíveis de 1 a 6 podem ser obtidas em ambos os lados (CODÁ; PIÃO; MOURA, 2013).

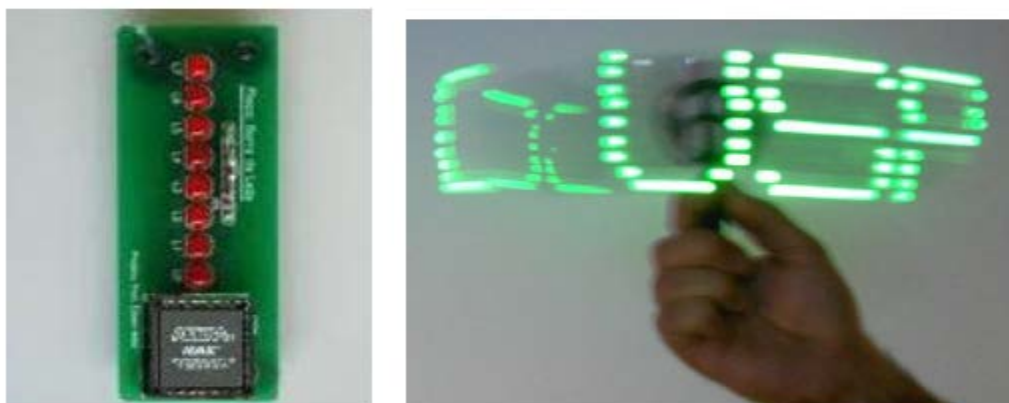
Figura 3 - Protótipo de Jogo de dados



Fonte: Codá, Pião e Moura (2013).

Outro protótipo do trabalho de Codá, Pião e Moura (2013) apresenta miniaturas de semáforos com cruzamentos de vias e travessia de pedestres em via de mão única, conforme ilustrado na Figura 4. Cada semáforo possui três *LEDS* (vermelho, amarelo e verde) (CODÁ; PIÃO; MOURA, 2013). O semáforo de pedestre apresenta um botão para solicitar a passagem do pedestre e um *buzzer* programável para sinalizar aos pedestres, facilitando a travessia de pessoas com deficiência visual (CODÁ; PIÃO; MOURA, 2013).

Figura 4 - Protótipo do Semáforo (a) e Sinalizador de Pedestres (b)



Fonte: Codá, Pião e Moura (2013).

Outro projeto apresentado no trabalho de Codá, Pião e Moura (2013) foi o de um relógio digital que foi desenvolvido para apresentar todas as funções de um relógio digital comercial, possuindo 6 *displays* de 7 segmentos com horas, minutos e segundos, um *buzzer* para tocar alarmes, dois *Leds* que indicam a passagem dos segundos, um oscilador para fornecer a temporização, e 4 botões genéricos que podem ter as funções programadas, conforme ilustrado na Figura 5.

Figura 5 - Relógio Digital



Fonte: Codá, Pião e Moura (2013).

Com a aplicação desses protótipos em sala de aula, os autores verificaram que este trabalho contribuiu para o aumento da motivação e estímulo dos alunos na aprendizagem, ao simular um ambiente próximo da realidade profissional (CODÁ; PIÃO; MOURA, 2013).

Munarini (2016) desenvolveu um Trabalho de Conclusão de Curso (TCC) cujo tema foi o “Desenvolvimento de um *kit* didático para eletrônica digital”. O autor elaborou este trabalho com uma parte em *software* e outra em *hardware*. Segundo ele, a parte do *hardware* é composta por:

- Uma *protoboard* principal que apresenta conexões para Circuitos Integrados (CIs) da família 74xx, tem alimentação interna e identifica imediatamente os componentes conectados pelo *software*;
- Soquete de identificação de erros que é um soquete do tipo ZIF que verifica todos os pinos inseridos do CI, identificando e isolando os que apresentam erros;
- 5 entradas lógicas e suas saídas negadas;
- 8 saídas lógicas;
- Um gerador de *clock* com frequências de 0,1Hz, 1Hz e 10Hz;
- Um circuito para comunicação serial e *bluetooth*;
- Circuito regulador de tensão para o uso de fontes externas de tensão CC, com proteções contra as inversões de polaridade e curto circuito.

Na parte do *software* foi desenvolvido um aplicativo na linguagem de programação *Java* para a comunicação com o *kit* didático através da plataforma *Android* e da comunicação *bluetooth* do dispositivo (MUNARINI, 2016). Para isso, utilizou-se o *software IDE Android Studio* (MUNARINI, 2016).

O autor conclui o seu trabalho destacando as vantagens do *kit*, como a prevenção de erros ao identificar um mau funcionamento em alguma porta do CIs e com o recurso de identificação imediata do *software* (MUNARINI, 2016). Além da integração do *hardware* com o *software* que permite a extração imediata dos dados de um circuito lógico, tanto fisicamente na implementação, quanto no *software* (MUNARINI, 2016).

E, por último, ele afirma que os resultados apresentados pelo *kit* foram satisfatórios, cumprindo o que foi especificado no projeto, facilitando a aprendizagem do conteúdo em eletrônica digital (MUNARINI, 2016). E sugere a implementação futura no *software* de “funções de sintetização de circuitos síncronos, já que o *hardware* contém um gerador de *clock* e as leituras das saídas feitas de forma dinâmica” (MUNARINI, 2016).

O trabalho de Teófilo (2015) apresenta como diferencial, em relação aos outros trabalhos apresentados, a presença de mais funcionalidades que facilitam a implementação de circuitos, como a introdução de vários circuitos integrados com portas lógicas e *flip-flops* e a simulação das operações lógicas básicas AND, OR e NOT no próprio *kit*. Enquanto nos outros trabalhos, nota-se apenas a presença de *protoboards* para implementação de circuitos. Neste sentido, o trabalho de Teófilo (2015) constitui-se como mais didático para o ensino de eletrônica digital.

1.4 Metodologia

Este trabalho foi dividido em quatro etapas no intuito de facilitar a sua elaboração. As etapas realizadas no decorrer deste trabalho foram:

1. Pesquisa bibliográfica;
2. Identificação das experimentações práticas a serem realizadas;
3. Simulação das experimentações práticas em *software*;
4. Realização das experimentações práticas no *kit*.

Para a realização desse trabalho, inicialmente, foi feito um levantamento bibliográfico em documentos eletrônicos e em livros sobre a constituição e o funcionamento dos circuitos lógicos e sobre trabalhos similares ao tema. Após isso, foi realizado um planejamento das simulações práticas que seriam feitas com o *kit* didático de Teófilo (2015). Em seguida, utilizou-se o *software Multisim* na sua versão de avaliação 14.0 para a realização da simulação das práticas que seriam realizadas no *kit*. Utilizou-se também o *software Logisim* na versão 2.7.1 para auxiliar na elaboração do trabalho. Por último, foi elaborada as simulações práticas no *kit* didático de Teófilo (2015) no Laboratório de Eletrônica e Automação (LEAUT) da Universidade Federal Rural do Semi-Árido no *Campus* de Pau dos Ferros/RN.

1.5 Organização do texto

O restante do trabalho está dividido como segue.

No Capítulo 2 deste trabalho, foi realizada uma breve explicação de conceitos introdutórios sobre os circuitos digitais, com a definição de tabelas verdade, operações e portas lógicas básicas (AND, OR, NOT, NOR, NAND), formas de obtenção de expressões booleanas

dos circuitos, métodos de simplificação de circuitos como o mapa de *Karnaugh* e os teoremas da álgebra de *Boole* e os circuitos sequenciais, como os *latches* e *flip-flops*.

No Capítulo 3 foi apresentado a composição do *kit* didático educacional de Teófilo (2015), mostrando o diagrama de blocos do *kit* e os componentes, como a fonte de alimentação dos circuitos, bloco de funções lógicas com chaves, barramento BCD com quatro *bits*, gerador de sinal de *clock*, módulo contador, módulo de saídas com *led's* e *display* de 7 segmentos e uma matriz de contato.

No Capítulo 4 foi mostrado o resultado dos experimentos práticos realizados com o *kit*, com os projetos de controle de funcionamento de bombas em reservatórios, exibição de placar eletrônico, contador assíncrono decrescente e contadores em cascata.

E, por último, no Capítulo 5 foi relatado a conclusão do trabalho, discutindo as contribuições dadas pelo *kit* e por este trabalho, relatando os problemas identificados com o *kit* e propondo sugestões de trabalhos futuros.

2 INTRODUÇÃO AOS CIRCUITOS DIGITAIS

Segundo (TOCCI, 2011), os dispositivos eletrônicos podem ser construídos com base em três sistemas diferentes: o sistema digital, o sistema analógico e o sistema analógico e digital.

Por sua vez, os sistemas digitais correspondem aos dispositivos que manipulam dados lógicos representados no formato digital (TOCCI, 2011). Estes dados, por sua vez, assumem valores discretos de amplitude.

Como afirma Vahid (2008), os sistemas digitais recebem entradas e geram saídas digitais e são representados pelos números binários 0 e 1. Estes números representam valores lógicos (verdadeiro ou falso) e os circuitos lógicos digitais utilizam faixas de tensão para representar esses estados (TOCCI, 2011). Essa representação só foi possível devido ao conceito da álgebra booleana que permite utilizar símbolos, como x e y , para representar os dois valores lógicos verdadeiro e falso (TOCCI, 2011). Dessa forma, as utilizações dessas expressões lógicas determinam a relação entre a saída e a entrada nos circuitos lógicos (TOCCI, 2011).

De acordo com a álgebra booleana, é possível efetuar operações lógicas utilizando os níveis lógicos da entrada de um circuito lógico e gerando como resultado determinadas saídas. (TOCCI, 2011).

Nesse Capítulo detalha-se os conceitos fundamentais envolvidos no projeto e análise de circuitos digitais. O restante do Capítulo está dividido da seguinte forma: na Seção 2.2 apresenta-se o conceito de tabela da verdade. Na Seção 2.3 introduz-se as portas lógicas elementares dos circuitos digitais. Na Seção 2.4 apresenta-se os métodos envolvidos na obtenção de expressões lógicas de circuitos digitais. Na Seção 2.5 realiza-se uma introdução aos circuitos sequenciais. Por fim, na Seção 2.6, realiza-se algumas considerações finais acerca do Capítulo.

2.1 Caracterização dos circuitos digitais

De forma geral, os circuitos digitais podem ser caracterizados em função do relacionamento de entradas-saídas em duas grandes classes: os circuitos combinacionais e os circuitos sequenciais.

Nos circuitos combinacionais, a saída do circuito depende apenas dos valores atuais das entradas (TOCCI, 2011). O relacionamento de entrada-saída, desta forma, não engloba a variável tempo – dado o conhecimento das entradas, a saída pode ser perfeitamente conhecida.

Por sua vez, nos circuitos sequenciais, a saída do circuito depende tanto dos valores atuais das entradas como de valores armazenados no circuito (TOCCI, 2011). Esses valores são conhecidos como estados, que devem ser representados de forma binária (TOCCI, 2011). Nesse sentido, cada variável binária associada à representação do estado é denominada de variável de estado (TOCCI, 2011).

Dado que a saída de um circuito sequencial depende de um valor armazenado em circuito, umas das características dos circuitos sequenciais é a capacidade de retenção de informações (TOCCI, 2011). A essa capacidade dar-se o nome de memória (TOCCI, 2011).

2.2 Tabela verdade

A tabela verdade é uma técnica utilizada para descrever todas as possíveis combinações de valores das entradas, para os seus correspondentes valores de saída de um circuito lógico (TOCCI, 2011). Em uma das colunas são colocadas as variáveis de entrada e na outra as variáveis de saída. Um exemplo para tabela verdade é exibido no Quadro 1 abaixo, para um circuito com duas variáveis de entrada A e B e com uma saída qualquer X .

Quadro 1 - Exemplo de tabela verdade de um circuito qualquer

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Fonte: O Autor (2018).

2.3 Operações e portas lógicas básicas

No projeto de circuitos digitais, o objetivo é obter uma função lógica de saída em função das variáveis de entrada (VAHID, 2008). Desta forma, dado que as variáveis de entrada apresentam valores binários, pode-se utilizar os operadores booleanos para descrever essa relação entrada-saída (VAHID, 2008).

No campo da eletrônica digital, sete operações lógicas são utilizadas no projeto de circuitos, sendo elas: a operação AND, operação OR, operação NOT, operação NAND e operação NOR (VAHID, 2008). O Quadro 2 apresenta um resumo das operações lógicas elementares considerando duas variáveis de entrada.

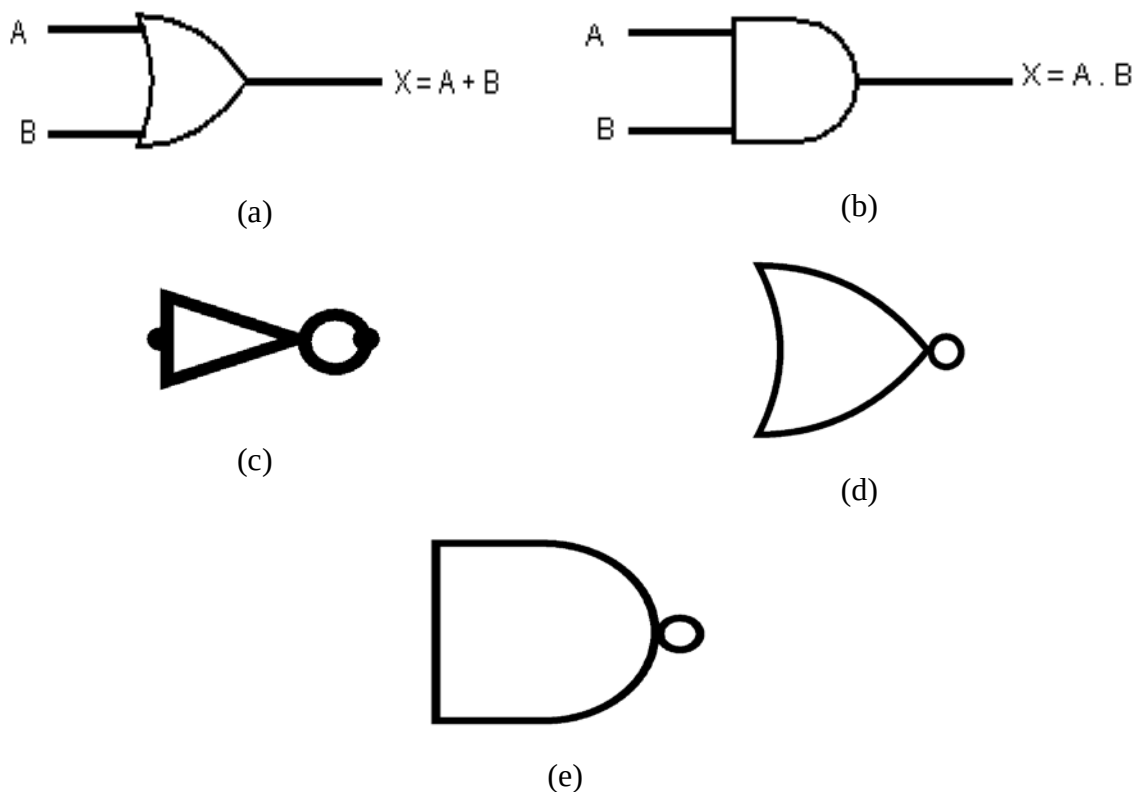
Para cada operação apresentada, existe uma classe de circuitos elementares capazes de representar essas operações. A esses circuitos denominamos de portas lógicas (VAHID, 2008). A Figura 6 apresenta os símbolos usuais no circuito para cada uma das portas lógicas elementares.

Quadro 2 - Operações lógicas básicas

A	B	AND	OR	NOT	NOT	NOR	NAND
		$X=A \cdot B$	$X=A+B$	$X = \bar{A}$	$X = \bar{B}$	$X = \bar{A} + \bar{B}$	$X = \bar{A} \cdot \bar{B}$
0	0	0	0	1	1	1	1
0	1	0	1	1	0	0	1
1	0	0	1	0	1	0	1
1	1	1	1	0	0	0	0

Fonte: O Autor (2018).

Figura 6 - Portas lógicas NOR (a), AND (b), NOT (c), NOR (d) e NAND (e)



Fonte: O Autor (2018).

2.4 Expressão booleana do circuito

Antes da montagem do circuito é necessário obter a sua expressão booleana que representa a relação entrada-saída desse circuito (VAHID, 2008). Uma das formas de obter essa expressão booleana é através de um produto de somas (produto de Maxtermos) ou por meio de uma soma de produtos (soma de Mintermos) (VAHID, 2008). Em seguida, caso necessário, pode-se aplicar os métodos de simplificação de circuitos, como os Teoremas da Álgebra de Boole e o Mapa de *Karnaugh* (VAHID, 2008).

2.4.1 Maxtermos *versus* Mintermos

No projeto de circuitos digitais, dois conceitos são de fundamental importância, sendo eles os Maxtermos e Mintermos. Os Maxtermos e Mintermos são valores associados a cada linha

da tabela da verdade, isto é, para um circuito com três variáveis de entrada, por exemplo, temos ao todo $2^3 = 8$ maxtermos/mintermos (VAHID, 2008).

Nos Maxtermos, os termos correspondentes a variáveis com valor 0 nas respectivas linhas da tabela da verdade são representadas por seu valor normal, já as variáveis com valor 1 são representadas pela negação da respectiva variável (VAHID, 2008). As variáveis de uma mesma linha são conectadas pela operação lógica OR (VAHID, 2008).

Por sua vez, nos Mintermos, os termos correspondentes a variáveis com valor 1 nas respectivas linhas da tabela da verdade são representadas por seu valor, já as variáveis com valor 0 são representadas pela negação da respectiva variável (VAHID, 2008). As variáveis de uma mesma linha são conectadas pela operação lógica AND (VAHID, 2008).

O Quadro 3 abaixo apresenta todos os Maxtermos e Mintermos associados a uma tabela verdade com duas variáveis.

Quadro 3 - Tabela verdade com Maxtermos e Mintermos

<i>A</i>	<i>B</i>	<i>MAXTERMS</i>	<i>MINTERMS</i>
0	0	$A + B$	$\bar{A} \cdot \bar{B}$
0	1	$A + \bar{B}$	$\bar{A} \cdot B$
1	0	$\bar{A} + B$	$A \cdot \bar{B}$
1	1	$\bar{A} + \bar{B}$	$A \cdot B$

Fonte: O Autor (2018).

Segundo Vahid (2008), o projeto por Maxtermos ou Mintermos consiste em realizar uma das seguintes operações:

- Aplicar a operação lógica OR dos Mintermos associados as linhas da tabela verdade cuja saída for igual a nível lógico ALTO (forma canônica de soma de produtos);
- Aplicar a operação lógica AND dos Maxtermos associados as linhas da tabela verdade cuja saída for igual a nível lógico BAIXO (forma canônica de produto de somas);

2.4.2 Teoremas da Álgebra de Boole

Os teoremas da Álgebra de *Boole* são de fundamental importância para a simplificação de circuitos digitais. O Quadro 4 abaixo resume os principais teoremas da Álgebra Booleana de acordo com Tocci (2011):

Quadro 4 - Postulados dos principais teoremas da Álgebra de *Boole*

Postulados da Operação AND	
P1	$x \cdot 0 = 0$
P2	$x \cdot 1 = x$
P3	$x \cdot x = x$
P4	$x \cdot x' = 0$
Postulados da Operação OR	
P5	$x + 0 = x$
P6	$x + 1 = 1$
P7	$x + x = x$
P8	$x + x' = 1$
Postulados da Operação NOT	
P9	$(x')' = x$
Postulados da Operação XOR	
P10	$A \oplus 1 = A'$
P11	$A \oplus 0 = A$
P12	$A \oplus A = 0$
P13	$A \oplus A' = 1$
P14	$AB \oplus AC = A(B \oplus C)$
Propriedade Comutativa	
P15	$x+y = y+x$
P16	$xy = yx$
Propriedade Associativa	

P17	$x + (y + z) = (x + y) + z = x + y + z$
P18	$x(yz) = (xy)z = xyz$
Propriedade Distributiva	
P19	$x(y + z) = xy + xz$
P20	$(w + x)(y + z) = wy + wz + xy + xz$
Teoremas de DeMorgan	
P21	$(x + y)' = x'y'$
P22	$(xy)' = x' + y'$

Fonte: O Autor (2018).

2.4.3 Mapa de Karnaugh

O mapa de *Karnaugh* é um método utilizado para simplificar uma expressão lógica ou converter uma tabela verdade no seu circuito lógico correspondente (TOCCI, 2011). Para aplicar o método do mapa de *Karnaugh*, deve-se utilizar a tabela verdade do circuito, na qual cada combinação de valor na tabela verdade corresponde a um valor no mapa de *Karnaugh* (TOCCI, 2011).

Em seguida, deve-se unir o maior número possível de blocos com 1s adjacentes sempre na proporção de 2^n , onde n é a quantidade de 1s no bloco (TOCCI, 2011). Depois, elimina-se os valores das variáveis que mudam de estado correspondentes aos blocos de 1s e mantém os valores das variáveis que não mudam de estado (TOCCI, 2011). E, por último, é obtida a expressão final que é a soma das expressões de cada bloco (TOCCI, 2011). O Quadro 5 abaixo apresenta um exemplo de utilização do Mapa de *Karnaugh*:

Quadro 5 - Aplicação do método do Mapa de *Karnaugh*.

$C_0 C_1$	00	01	10	11
$T_0 T_1$				
$\overline{T_0} \overline{T_1}$	1	0	1	1
$\overline{T_0} T_1$	0	0	0	0
$T_0 \overline{T_1}$	1	0	1	1
$T_0 T_1$	0	0	0	0

Fonte: O Autor (2018).

Expressão do circuito obtido após aplicação do método do mapa de *Karnaugh*:

$$\overline{T_0} \cdot \overline{T_1} \cdot \overline{C_0} \cdot \overline{C_1} + \overline{T_0} \cdot \overline{T_1} \cdot C_0 + T_0 \cdot \overline{T_1} \cdot \overline{C_0} \cdot \overline{C_1} + T_0 \cdot \overline{T_1} \cdot C_0$$

2.5 Circuitos sequenciais

Um circuito do tipo sequencial é um circuito no qual as saídas dependem das entradas e do estado atual do circuito (que são os *bits* que foram armazenados no circuito) (VAHID, 2008).

Para o projeto dos circuitos sequenciais é necessário construir blocos de armazenamento nos circuitos sequenciais para que eles possam armazenar os *bits* (VAHID, 2008). Como exemplo de blocos que podem armazenar um *bit*, temos: o *latch* SR Básico, o *latch* SR sensível ao nível, o *latch* D sensível ao nível e o *Flip-Flop* D (VAHID, 2008).

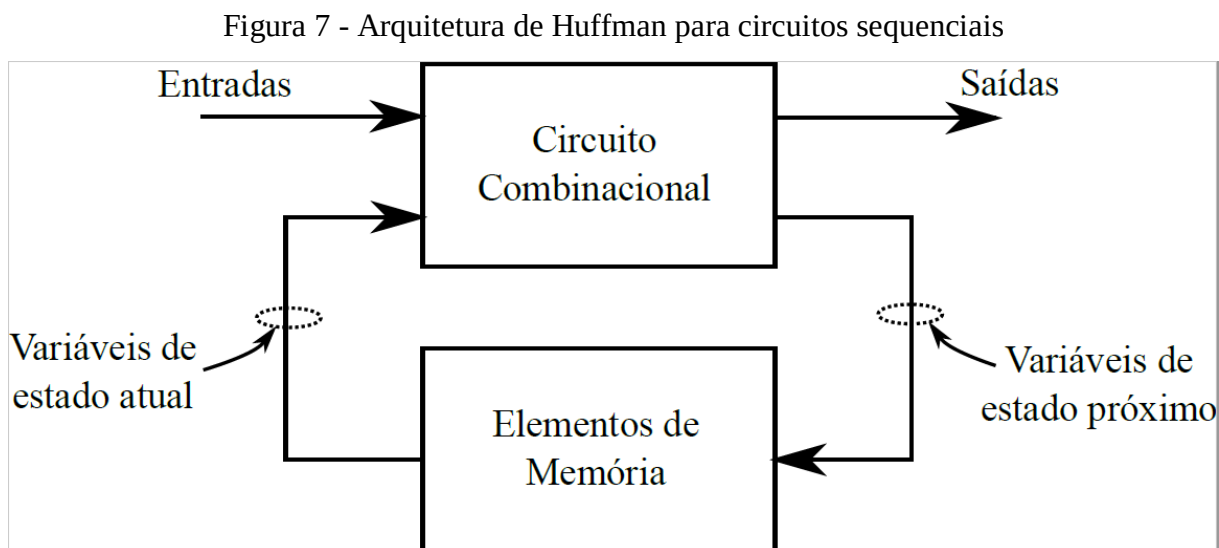
Nessa seção detalha-se os conceitos fundamentais a respeito dos circuitos sequenciais.

2.5.1 Clock

Segundo Tocci (2011), o *clock* é um sinal que percorre de modo síncrono as saídas do circuito lógico, alterando ou não os seus valores. Ou seja, sempre que ocorrer uma mudança no valor do sinal de *clock* de nível lógico baixo para nível lógico alto (transição positiva ou borda de subida) ou de nível lógico alto para nível lógico baixo (transição negativa ou borda de descida) os valores das saídas do circuito lógico podem ser alterados ou não (TOCCI, 2011).

2.5.2 Elementos Armazenadores

Demonstra-se que qualquer circuito sequencial pode ser construído a partir de uma estrutura de realimentação, composta por dois elementos: (i) os elementos armazenadores de estado e (ii) circuito combinacional (VAHID, 2008). Essa estrutura, apresentada na Figura 7, é denominada de Arquitetura de Huffman para circuitos sequenciais.



Fonte: O Autor (2018).

A função dos elementos armazenadores de estado é guardar os valores, representados de forma binária, referentes aos estados do circuito (VAHID, 2008). Por sua vez, a função do circuito combinacional é gerar as variáveis de saída do circuito, bem como o próximo estado do circuito, denominado de estado próximo (VAHID, 2008).

Nessa subseção detalha-se os principais elementos armazenadores em um circuito sequencial.

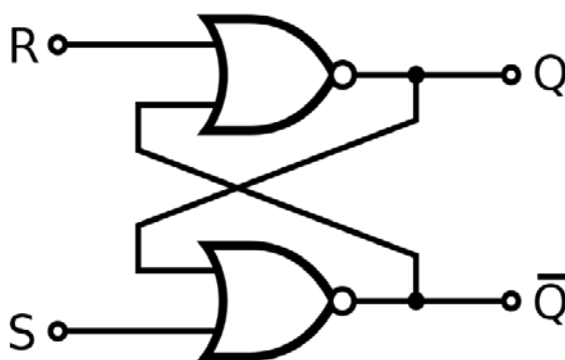
2.5.2.1 Latch SR Básico

Um *latch* SR Básico é composto por duas portas NOR que possuem interconexão cruzada entre si (VAHID, 2008), conforme apresentado na Figura 8. Desta forma, quando o valor da entrada S (*set*) for igual 1, o valor da saída Q deverá ser 1 e quando o valor da entrada R (*reset*) for igual a 1 o valor da saída Q deverá ser 0 (VAHID, 2008). Apenas quando ambos os valores de S e R forem 0, o valor da saída Q não irá alterar e quando ambos os valores de S e R forem 1, o valor da saída Q será inválida. Como pode ser observado na tabela verdade abaixo do circuito.

Quadro 6 - Tabela verdade para o circuito do *Latch* SR básico

S	R	Q	$\bar{Q}$
0	0	Não muda	Não muda
0	1	0	1
1	0	1	0
1	1	Inválido	Inválido

Fonte: O Autor (2018).

Figura 8 - Circuito do *Latch* SR Básico

Fonte:

<[https://upload.wikimedia.org/wikipedia/commons/thumb/5/53/RS_Flip-flop_\(NOR\).svg/1000px-RS_Flip-flop_\(NOR\).svg.png](https://upload.wikimedia.org/wikipedia/commons/thumb/5/53/RS_Flip-flop_(NOR).svg/1000px-RS_Flip-flop_(NOR).svg.png)>. Acesso em: 12/01/2017.

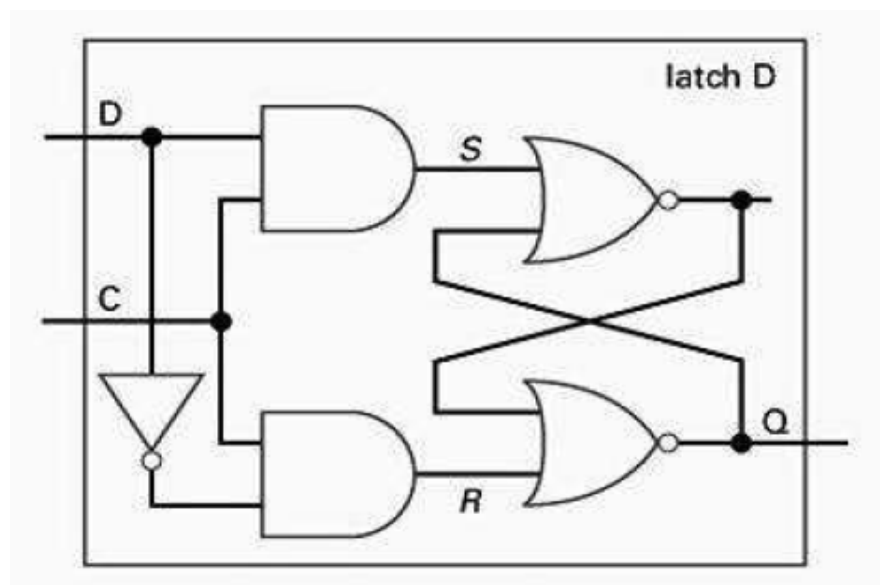
2.5.2.2 Latch D

No *latch* SR, quando ambos os valores de S e R são 1, ele apresenta um resultado indefinido (VAHID, 2008). Dessa forma, foi criado o *latch* D para tentar corrigir esse problema. O *latch* D, possui uma entrada conectada D , conforme apresentado na Figura 9, com as portas S e R , sendo a conexão com a porta R apresentando um inversor, justamente para evitar que R e S apresentem ambos os valores de 1 (VAHID, 2008). Quando a entrada C é igual a 1, o *latch* D armazenará os valores da entrada D e quando é 0, ele irá manter os valores da entrada D no *latch* (VAHID, 2008).

Quadro 7 - Tabela verdade para o *latch D*

C	D	Q
0	0	Não muda
0	1	Não muda
1	0	0
1	1	1

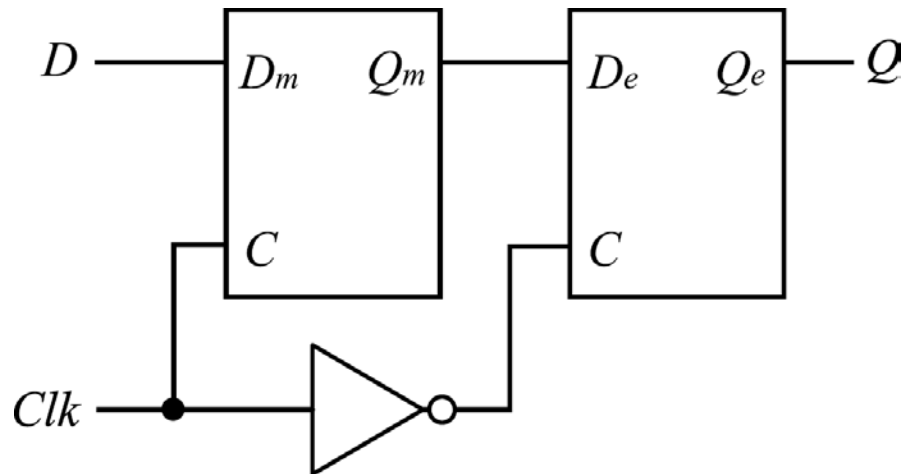
Fonte: O Autor (2018).

Figura 9 - Circuito do *latch D*

Fonte: VAHID, 2008.

2.5.2.3 Flip-flop D

O *latch D* também apresenta outro problema. Dado que os valores irão se propagar através dos *latches* enquanto C for 1, seria preciso saber qual o atraso de tempo que iria ocorrer entre um *latch* e outro (VAHID, 2008). Para tentar contornar isso, foi criado o *flip-flop D* que apresenta uma solução mais eficaz para armazenamento de um *bit*, ao armazenar os valores da entrada D quando o *clock* é alterado de 0 para 1, também denominado de *borda de subida* (VAHID, 2008). Esse tipo de *flip-flop* é chamado de *flip-flop D* sensível a *borda* (VAHID, 2008). Uma possível implementação para o *Flip-flop D* é apresentado na Figura 10 abaixo.

Figura 10 - *Flip-flop* D mestre-escravo

Fonte: O Autor (2018).

2.5.2.4 Flip-flop J-K

No *flip-flop* J-K, as entradas J e K funcionam parecido com as entradas S e R de um *flip-flop* S-R com *clock*, a diferença está apenas na condição em que $J = K = 1$ (TOCCI, 2011). Nesse modo, se ambas as entradas J e K estiverem nível ALTO, o *flip-flop* mudará de estado lógico a cada borda de subida do sinal de *clock* (TOCCI, 2011). A tabela verdade abaixo corresponde aos valores da saída Q do *flip-flop* J-K, ativado na borda de subida do *clock*, para as diferentes combinações de valores de J e K.

Quadro 8 - Tabela verdade para o *Flip-flop* J-K

<i>J</i>	<i>K</i>	<i>CLK</i>	<i>Q</i>
0	0	↑	Não muda
1	0	↑	1
0	1	↑	0
1	1	↑	Muda

Fonte: TOCCI, 2011.

2.5.3 Circuitos Contadores

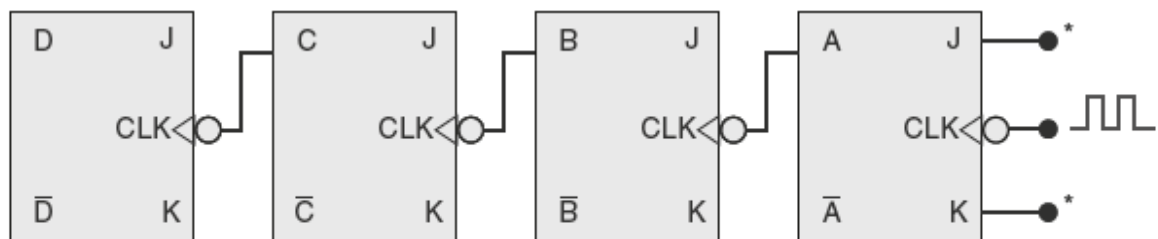
Os circuitos contadores são classificados em duas categorias: os contadores síncronos e contadores assíncronos (FLOYD, 2007). Há também os contadores em cascata. E o que

diferencia cada circuito contador é o tipo de sequência, número de estados ou número de *flip-flops* (FLOYD, 2007).

2.5.3.1 Contadores Assíncronos

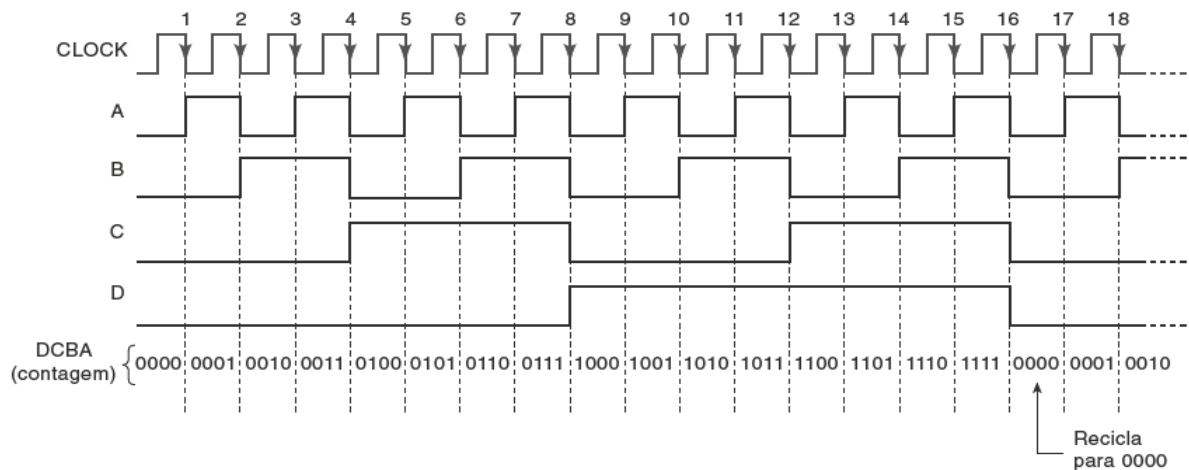
Neste tipo de contador, a saída de cada *flip-flop* aciona a entrada de *clock* do próximo *flip-flop* (TOCCI, 2011). Dessa forma, não há sincronismo na distribuição do sinal de *clock*, pois cada *flip-flop* (exceto o primeiro) tem que esperar o sinal de *clock* do *flip-flop* anterior (TOCCI, 2011). Como mostrado na figura 11 abaixo.

Figura 11 – Contador assíncrono de 4 bits (a) e o seu diagrama de temporização (b)



*Supõe-se que todas as entradas J e K sejam 1.

(a)



(b)

Fonte: TOCCI, 2011.

2.5.3.2 Módulo

O módulo do contador é calculado a partir da fórmula 2^n , no qual n corresponde ao número de *flip-flops* presentes no contador (TOCCI, 2011). E como o contador da figura 12 apresenta 4 *flip-flops*, logo ele possui $2^4 = 16$ módulos, o que permite que este contador efetue uma contagem de 0 até 15 ou 0000 até 1111 em binário.

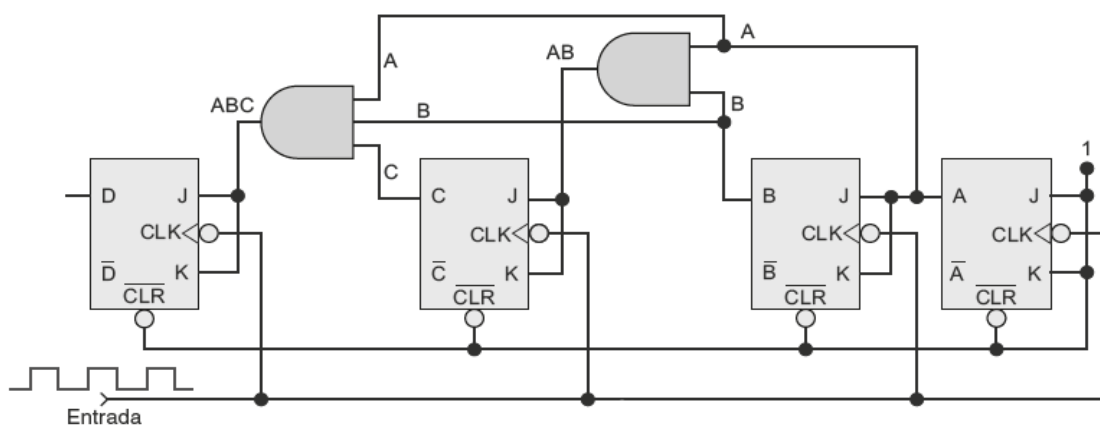
2.5.3.3 Frequência

A frequência do último *flip-flop* do contador corresponde a 1/módulo, que na figura 12 é 1/16 Hz (TOCCI, 2011).

2.5.3.4 Contadores Síncronos

Neste tipo de contador, o sinal de *clock* de entrada é aplicado simultaneamente a todos os *flip-flops* (TOCCI, 2011). Assim, para o funcionamento deste contador, cada *flip-flop* deve ter as suas entradas J e K conectadas de modo que se encontrem em nível alto, apenas quando a saída de todos os *flip-flops* de ordem mais baixa permanecerem em nível alto também (TOCCI, 2011). O contador síncrono é exibido na Figura 12. Por essa figura, é possível identificar que cada *flip-flop* é ativado pelo sinal da borda de descida do *clock* de entrada, o que permite que as transições dos *flip-flops* ocorram simultaneamente de maneira síncrona (TOCCI, 2011).

Figura 12 - Contador síncrono de 4 bits



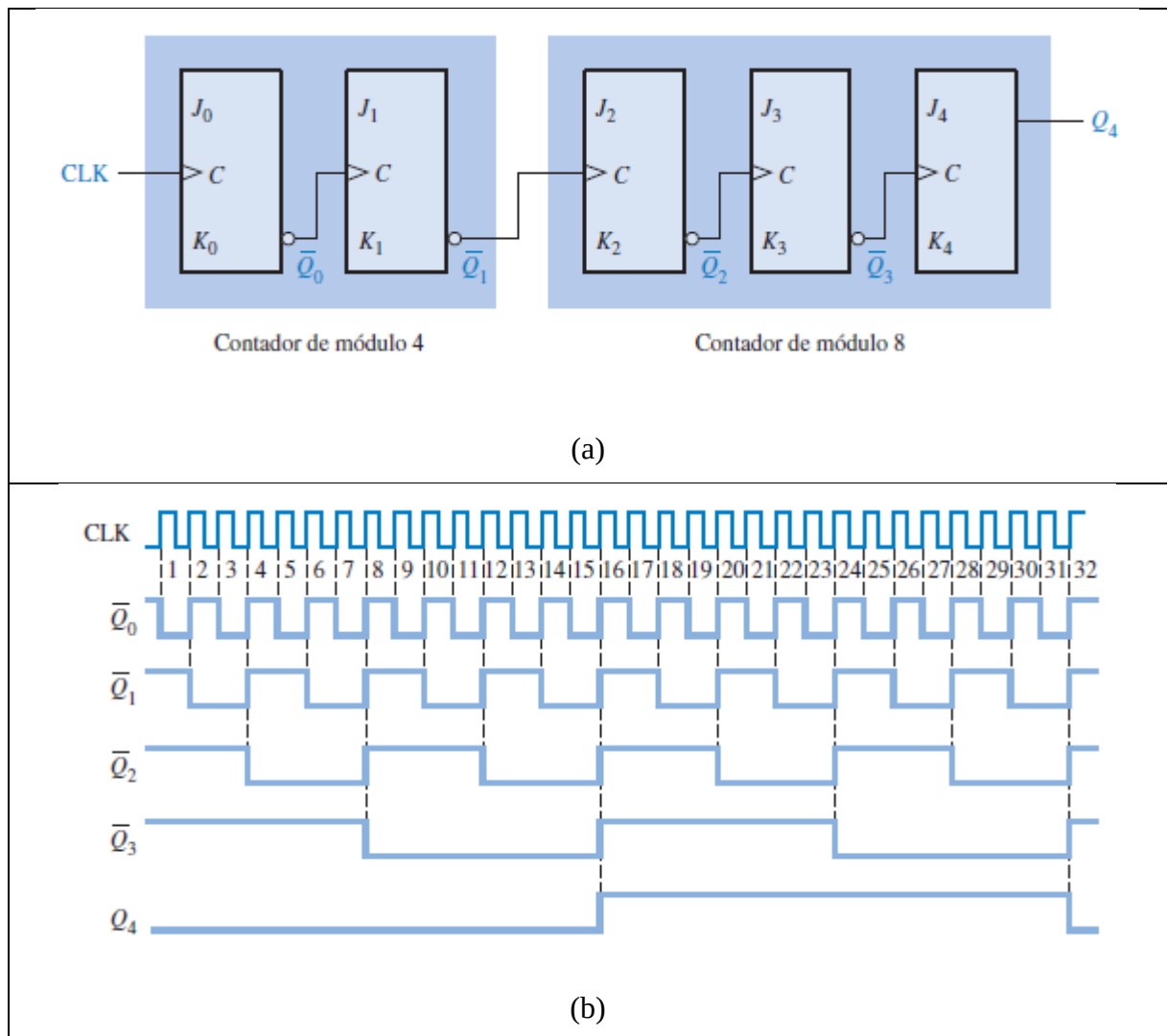
Fonte: TOCCI, 2011.

2.5.3.5 Contadores em cascata

Os contadores em cascata, como o próprio nome diz, são contadores que estão conectados em cascata, ou seja, a saída do último *flip-flop* de um contador aciona a entrada do primeiro *flip-flop* do próximo contador, como mostrado na figura 13 (a) (FLOYD, 2007).

Desta forma, o segundo contador irá receber o seu primeiro pulso de *clock*, após o primeiro contador completar todos os seus ciclos. Cujo tempo em pulsos de *clock*, seria a quantidade de ciclos do primeiro contador vezes a quantidade de ciclos do segundo contador. O que também pode ser representado como um divisor de frequência do *clock* de entrada (FLOYD, 2007).

Figura 13 - Contadores em cascata (a) e o seu diagrama de temporização (b)



Fonte: FLOYD, 2007.

2.6 Resumo

A tabela verdade é uma técnica utilizada para descrever todas as possíveis combinações de valores das entradas, para os seus correspondentes valores de saída de um circuito lógico. Dado que as variáveis de entrada apresentam valores binários, pode-se utilizar operadores booleanos para descrever essa relação entrada-saída. Essas operações são denominadas: AND, OR, NOT, NAND e NOR. Para cada operação apresentada, existe uma classe de circuitos elementares capazes de representar essas operações. A esses circuitos denominamos de portas lógicas.

No entanto, antes da montagem do circuito é necessário obter a sua expressão booleana que representa a relação entrada-saída desse circuito. Uma das formas de obter essa expressão booleana é através de um produto de somas (produto de Maxtermos) ou por meio de uma soma de produtos (soma de Mintermos).

Já para a simplificação dos circuitos são utilizados os teoremas da Álgebra de *Boole* e o Mapa de *Karnaugh*. Os teoremas da Álgebra de *Boole* dividem-se nos postulados das operações AND, OR, NOT e XOR. E o método do Mapa de *Karnaugh* é um método utilizado para simplificar uma expressão lógica ou converter uma tabela verdade no seu circuito lógico correspondente.

Existem também os circuitos do tipo sequencial que são circuitos nos quais as saídas dependem das entradas e do estado atual do circuito. O circuito sequencial pode ser construído a partir de uma estrutura de realimentação, composta por dois elementos: (i) os elementos armazenadores de estado e (ii) circuito combinacional. Os elementos armazenadores citados neste trabalho foram o *Latch* SR Básico, *Latch* D e os *flip-flops* D e J-K.

Um *latch* SR Básico é composto por duas portas NOR que possuem interconexão cruzada entre si. Já o *latch* D, possui uma entrada conectada com as portas S e R, sendo a conexão com a porta R apresentando um inversor.

O flip-flop D armazenar os valores da entrada D quando o *clock* é alterado de 0 para 1. Enquanto no *flip-flop* J-K, as entradas J e K funcionam parecido com as entradas S e R de um *flip-flop* S-R com *clock*, a diferença está apenas na condição em que $J = K = 1$.

Outro tipo de circuitos são os circuitos contadores. Os circuitos deste tipo mencionados neste trabalho foram os contadores síncronos, contadores assíncronos, além dos contadores em cascata. Nos contadores assíncronos, a saída de cada *flip-flop* aciona a entrada de *clock* do próximo *flip-flop*. Já nos contadores síncronos, o sinal de *clock* de entrada é aplicado

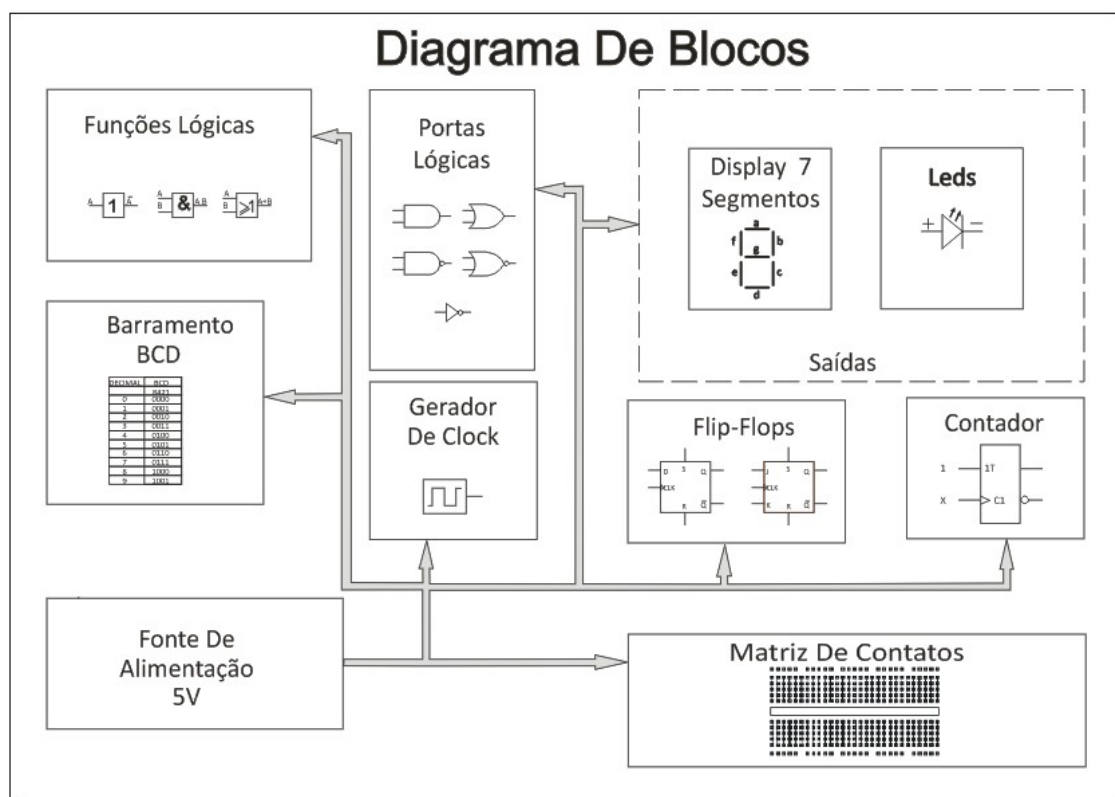
simultaneamente a todos os *flip-flops*. Enquanto que nos contadores em cascata, a saída do último *flip-flop* de um contador aciona a entrada do primeiro *flip-flop* do próximo contador.

3 COMPOSIÇÃO DO KIT DIDÁTICO

O kit desenvolvido pelo autor Lindolfo Teófilo, no seu trabalho de conclusão de curso em bacharelado em Ciência e Tecnologia pela Universidade Federal Rural do Semi-Árido (UFERSA), *Câmpus Pau dos Ferros*, foi projetado através da criação de um diagrama de blocos utilizando o *software Proteus* na versão 8 (TEÓFILO, 2015). Este kit é composto por uma fonte de alimentação dos circuitos, um bloco de funções lógicas com chaves, um barramento BCD com quatro bits, um gerador de sinal de *clock*, um *flip-flop* JK, um *flip-flop* D, um módulo contador, um módulo de saídas com *led's* e *display* de 7 segmentos e uma matriz de contato (TEÓFILO, 2015).

O diagrama de blocos elaborado por Téofilo (2015) é exemplificado na Figura 14.

Figura 14 - Representação do barramento BCD no kit didático de Téofilo (2015).



Fonte: TEÓFILO, 2015.

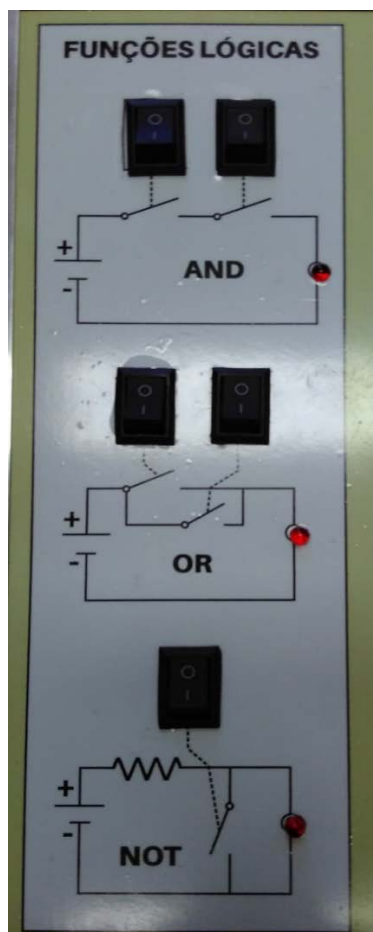
Nesse capítulo detalha-se, de forma resumida, os componentes utilizados no kit proposto por Téofilo (2015). O restante do Capítulo está dividido como segue: na Seção 3.1 detalha-se a fonte de alimentação, na Seção 3.2 detalha-se o bloco de funções lógicas com chaves, na Seção

3.3 apresenta-se o barramento BCD, na seção 3.4 explica-se o circuito gerador de *clock*, na seção 3.5 detalha-se os circuitos integrados utilizados, na Seção 3.7 apresenta-se as saídas e, por fim, na Seção 3.6 apresenta-se a utilização da matriz de contatos.

3.1 Funções lógicas com chaves

De acordo com Téofilo (2015), a entrada de dados é representada por “chaves retentivas” que indicam os níveis lógicos 1 e 0. Quando a chave está ligada ela representa o valor lógico 1 e quando está desligada representa o valor lógico 0. A saída, por sua vez, é demonstrada por meio de *leds*. O *led* fica aceso quando a saída é 1 e apagado quando a saída é 0. No *kit* está presente as funções lógicas básicas AND, OR e NOT.

Figura 15 - Representação das funções lógicas no *kit* didático de Téofilo (2015).



Fonte: O Autor (2018).

3.2 Barramento BCD

Téofilo (2015) afirma que o barramento BCD gera um Código BCD de 0s ou 1s com o seu complemento em 4 *bits* que deverá ser utilizado na entrada dos circuitos lógicos combinacionais. Quando a chave está ligada são gerados *bits* com valor 1 e quando está desligada são gerados *bits* com valor 0 nos bornes vermelhos. São gerados também saídas com valores contrários por meio de uma porta inversora, que são representados no *kit* pelos bornes brancos.

Figura 16 - Representação do barramento BCD no *kit* didático de Téofilo (2015).



Fonte: O Autor (2018).

3.3 O gerador de *clock*

No *kit* de Téofilo (2015), há a presença de um gerador de *clock*. Ele optou por elaborar três tipos de *clocks*, um com frequência de 60 Hz, outro com frequência de 1 Hz e um *clock* manual que é setado a partir do aperto do botão.

Figura 17 - Representação do gerador de *clock* no kit didático



Fonte: O Autor (2018).

3.4 Circuitos integrados

Como afirma TOCCI (2011), os circuitos integrados são muito utilizados nos sistemas digitais pois permitem uma maior presença de componentes eletrônicos em um único chip e tem um baixo custo. Existem diferentes famílias de circuitos integrados, porém, Téofilo (2015) optou por escolher os circuitos integrados da família TTL.

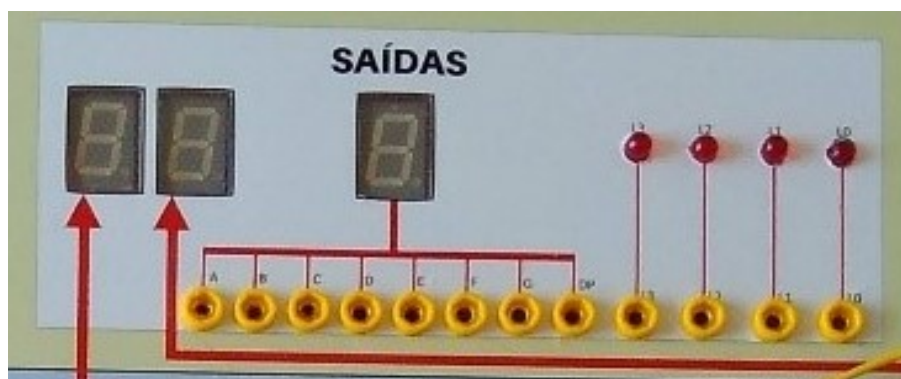
Os circuitos integrados da família TTL foram desenvolvidos em 1967 pela empresa *Texas Instruments Corporation* e dividem em diferentes subfamílias (TOCCI, 2011). Os circuitos integrados da família TTL padrão iniciam com a numeração 74, como o 7402, 7438 e o 74123 (TOCCI, 2011). Já os circuitos integrados da família TTL *Schottky* de baixa potência são identificados pela numeração iniciada com 74LS (TOCCI, 2011). As diferenças entre essas famílias estão relacionadas com suas características elétricas como a dissipação de potência e a velocidade de chaveamento (TOCCI, 2011).

Téofilo (2015) utilizou na elaboração do seu *kit* didático, os circuitos integrados TTL da família 74LS que foram os seguintes: 74LS00, 74LS02, 74LS04, 74LS08, 74LS10, 74LS11, 74LS13, 74LS32, 74LS47, 74LS73, 74LS74, 74LS90, 74LS93. No anexo A deste trabalho detalha-se a folha de especificações destes circuitos integrados.

3.5 Saídas

As saídas estão representadas no circuito por 3 *displays* de 7 segmentos cada e do “tipo ânodo comum”, segundo Téofilo (2015). E também por 4 *leds* com conectores.

Figura 18 - Saídas do *Kit*

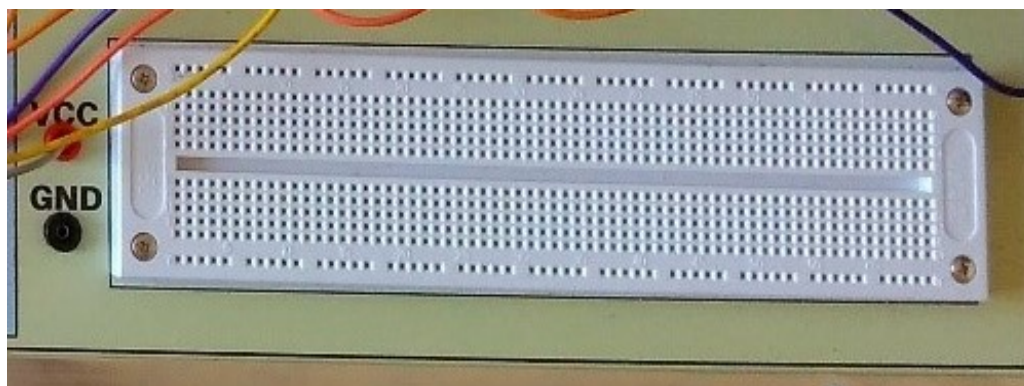


Fonte: O Autor (2018).

3.6 Matriz de contatos

Segundo Teófilo (2015) foi utilizado na montagem do *kit* “uma matriz de contatos (*protoboard*) de 760 furos” no intuito de adicionar componentes extras, caso seja necessário, na elaboração dos experimentos práticos com o *kit*.

Figura 19 - Matriz de contatos (*protoboard*) do *kit*



Fonte: O Autor (2018).

4 RESULTADOS PRÁTICOS

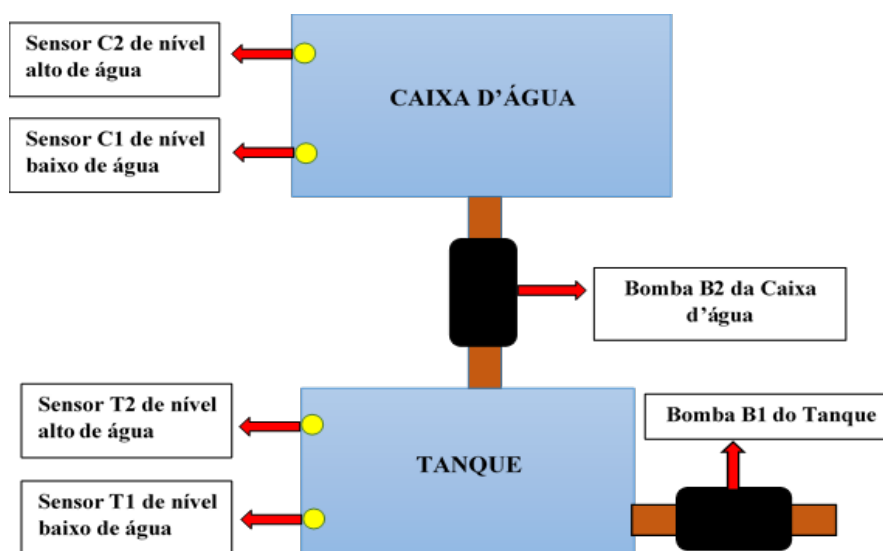
No capítulo deste trabalho serão abordados os experimentos práticos que foram desenvolvidos com o *kit* didático de Teófilo (2015). Na seção 4.1 será abordado o primeiro experimento realizado que foi o do desenvolvimento de sensores para o controle do funcionamento de bombas em reservatórios. Na seção 4.2 será relatado o segundo experimento realizado que foi o da elaboração de um contador assíncrono decrescente de módulo 4. A seção 4.3 foi dedicada ao terceiro experimento realizado, que foi a constituição de um placar eletrônico. E por último, na seção 4.4 foi abordado o quarto experimento realizado, que foi o da elaboração de contadores em cascata.

4.1 Projeto 1: controle do funcionamento de bombas em reservatórios

Este projeto consiste no desenvolvimento de sensores para o funcionamento de duas bombas, sendo uma bomba B_1 que irá encher um tanque, enquanto a outra bomba B_2 irá encher uma caixa d'água.

O tanque contém dois sensores de enchimento de água, sendo um para nível baixo de água T_0 e o outro para nível alto de água T_1 . E a caixa d'água também contém esses dois tipos de sensores, com um sensor C_0 para nível baixo de água e outro sensor C_1 para nível alto de água. Como está mostrado na figura 20.

Figura 20 - Esquema de funcionamento do projeto 1



Fonte: O Autor (2018).

Os sensores irão apresentar nível lógico baixo, sempre que o nível da água for menor que os sensores. E irão apresentar nível lógico alto quando o nível da água atingir os sensores.

Desta forma, podemos encontrar as seguintes situações, para as diferentes combinações de valores dos sensores:

- $T_0 = T_1 = 0 \rightarrow$ Tanque vazio;
- $T_0 = 1$ e $T_1 = 0 \rightarrow$ Tanque com nível intermediário;
- $T_0 = T_1 = 1 \rightarrow$ Tanque cheio;
- $C_0 = C_1 = 0 \rightarrow$ Caixa d'água vazia;
- $C_0 = 1$ e $C_1 = 0 \rightarrow$ Caixa d'água com nível intermediário;
- $C_0 = C_1 = 1 \rightarrow$ Caixa d'água cheia.

As bombas irão apresentar nível lógico baixo sempre que estiverem desligadas. E, por sua vez, irão apresentar nível lógico alto quando estiverem ligadas.

- $B_1 = 0 \rightarrow$ Bomba do tanque desligada;
- $B_1 = 1 \rightarrow$ Bomba do tanque ligada;
- $B_2 = 0 \rightarrow$ Bomba da Caixa d'água desligada;
- $B_2 = 1 \rightarrow$ Bomba da Caixa d'água ligada.

A bomba B_1 do tanque estará ligada enquanto o nível de água T_1 não for atingido ($T_1 = 0$). Da mesma forma, a bomba B_2 estará ligada enquanto o nível C_1 da caixa d'água não for atingido ($C_1 = 0$) e enquanto o nível do tanque não for menor que T_0 ($T_0 = 1$). O circuito irá ativar um indicador de erro E ($E = 1$) e irá desligar as duas bombas ($B_1 = 0$ e $B_2 = 0$), caso o nível T_1 do tanque for atingido ($T_1 = 1$) enquanto o nível T_0 do tanque não for atingido ($T_0 = 0$), ou se o nível C_1 da caixa d'água for atingido ($C_1 = 1$) enquanto o nível C_0 da caixa não for atingido ($C_0 = 0$). Resumindo, teremos as seguintes combinações:

- Se $T_1 = 0 \rightarrow$ Bomba do tanque ligada ($B_1 = 1$);
- Se $T_1 = 1 \rightarrow$ Bomba do tanque desligada ($B_1 = 0$);
- Se $C_1 = 0$ e $T_0 = 1 \rightarrow$ Bomba da caixa d'água ligada ($B_2 = 1$);
- Se $C_1 = 1$ ou $T_0 = 0 \rightarrow$ Bomba da caixa d'água desligada ($B_2 = 0$);
- Se $T_0 = 0$ e $T_1 = 1$ ou $C_0 = 0$ e $C_1 = 1 \rightarrow$ Erro ativado ($E = 1$) e Bombas desligadas ($B_1 = 0$ e $B_2 = 0$).

Desta forma, para as diferentes combinações de valores das variáveis do circuito é possível obter a tabela verdade apresentada no Quadro 9:

Quadro 9 - Tabela verdade do circuito equivalente do projeto 1

T_0	T_1	C_0	C_1	B_1	B_2	E
0	0	0	0	1	0	0
0	0	0	1	0	0	1
0	0	1	0	1	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	0	0	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	1	0
1	0	0	1	0	0	1
1	0	1	0	1	1	0
1	0	1	1	1	0	0
1	1	0	0	0	1	0
1	1	0	1	0	0	1
1	1	1	0	0	1	0
1	1	1	1	0	0	0

Fonte: O Autor (2018).

Utilizando a tabela verdade para B_1 , aplicando a simplificação pelo método do Mapa de *Karnaugh* e utilizando os teoremas da Álgebra de *Boole*, obtemos o circuito resultante abaixo para B_1 :

$$B_1 = (C_0 + \overline{C_1}) \cdot \overline{T_1}$$

Aplicando o mesmo método para B_2 , obtemos:

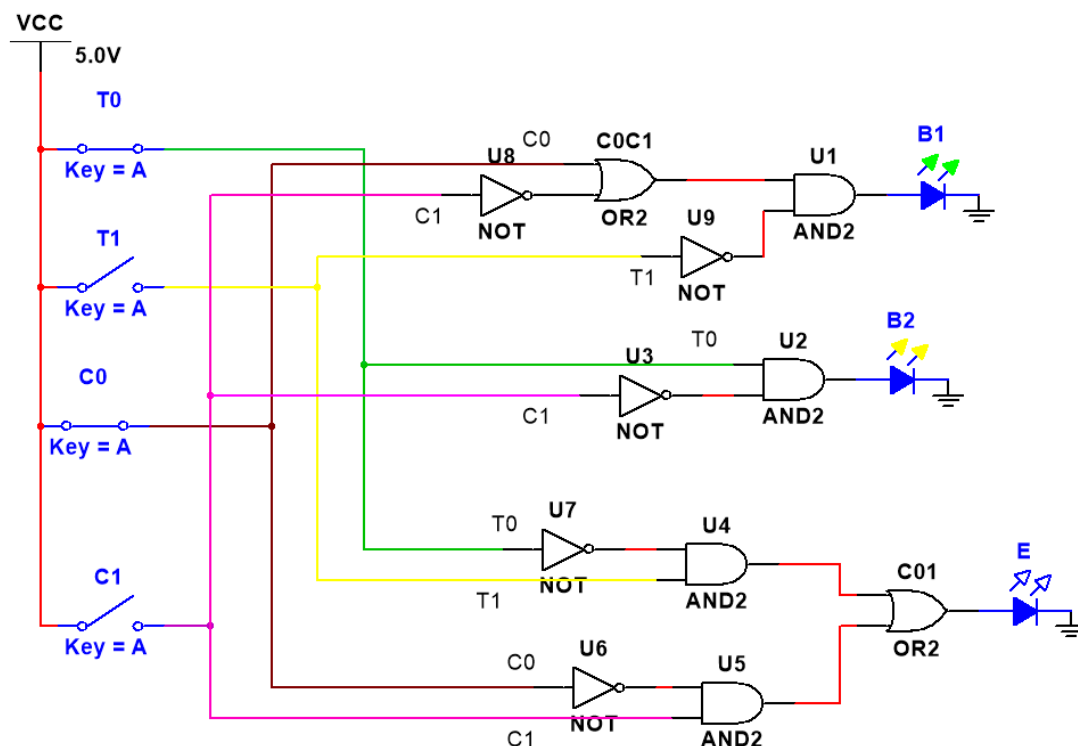
$$B_2 = T_0 \cdot \overline{C_1}$$

E para E é obtido o seguinte circuito lógico:

$$E = \overline{T_0} \cdot T_1 + \overline{C_0} \cdot C_1$$

Utilizando o *software Multisim* foi possível obter uma simulação do funcionamento do circuito correspondente.

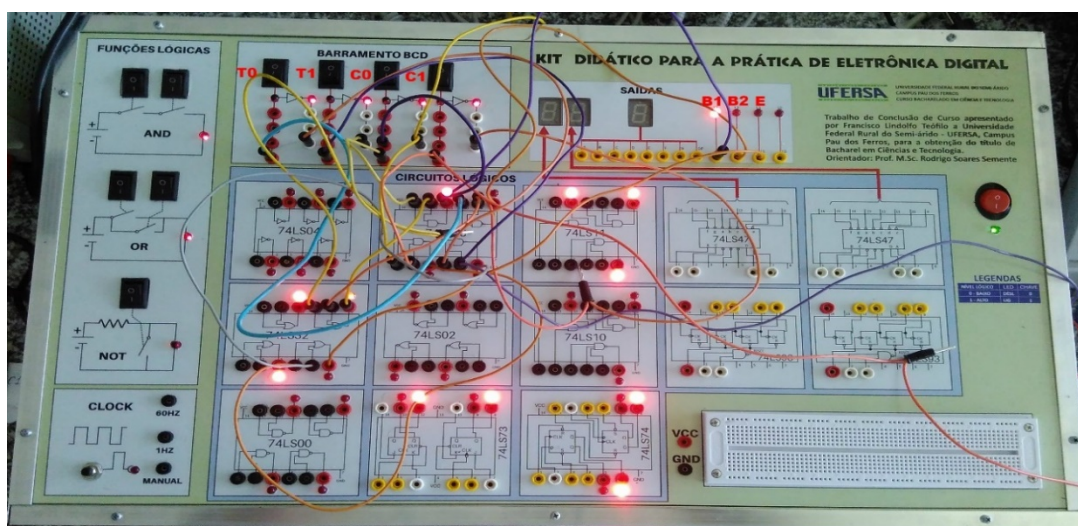
Figura 21 - Simulação no *software Multisim* do circuito lógico com sensores para o controle do funcionamento de bombas em reservatórios



Fonte: O Autor (2018).

Em seguida, foi implementado o circuito lógico correspondente no *kit* educacional, resultando no circuito obtido na Figura 22.

Figura 22 - Implementação do circuito lógico correspondente do projeto 1 no *kit* educacional



Fonte: O Autor (2018).

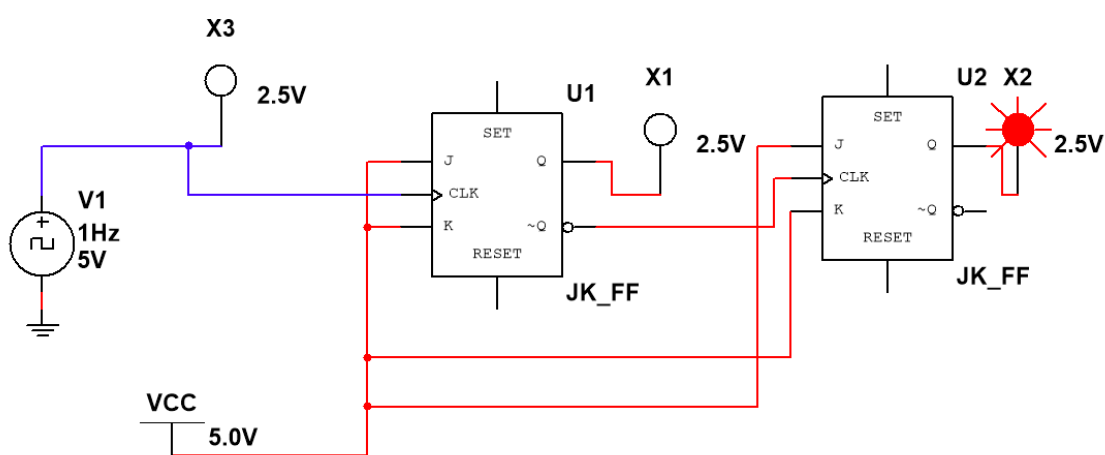
Na implementação do circuito no *kit* educacional foram utilizadas: os pinos de entrada do barramento BCD (que representam as variáveis de entrada do circuito: **T0**, **T1**, **C0** e **C1**), 4 portas AND do circuito integrado 74LS08, 2 portas NOR do circuito integrado 74LS32 e 3 *leds* de saída do *kit* (que representam as variáveis de saída do circuito: B1, B2 e E).

4.2 Projeto 2: contador assíncrono decrescente de módulo 4

Na elaboração desta prática foi implementado um contador assíncrono decrescente de módulo 4. Um contador assíncrono é caracterizado pela presença de entradas assíncronas que podem alterar o valor da saída dos *flip-flop* a qualquer momento (quando forem ativadas) independentemente do valor do *clock* (TOCCI, 2011). Já o módulo diz respeito a quantidade de combinações de valores possíveis para o contador (TOCCI, 2011). Como o módulo é 4 ele pode representar os quatro primeiros números binários de 0 até 3. Este cálculo é obtido por meio da expressão 2^n , no qual n representa o número de *flip-flops* J-K presentes no circuito que é 2, por isso que o módulo é 4 ($2^2 = 4$) (TOCCI, 2011).

Foram utilizados nesta prática os 2 *flip-flops* do tipo J-K com *clock* ativado na borda de subida presentes no *kit*. E através da simulação utilizando o *software Multisim* foi obtido o circuito da Figura 23 para este contador.

Figura 23 - Simulação no *software multisim* do contador assíncrono decrescente de módulo 4

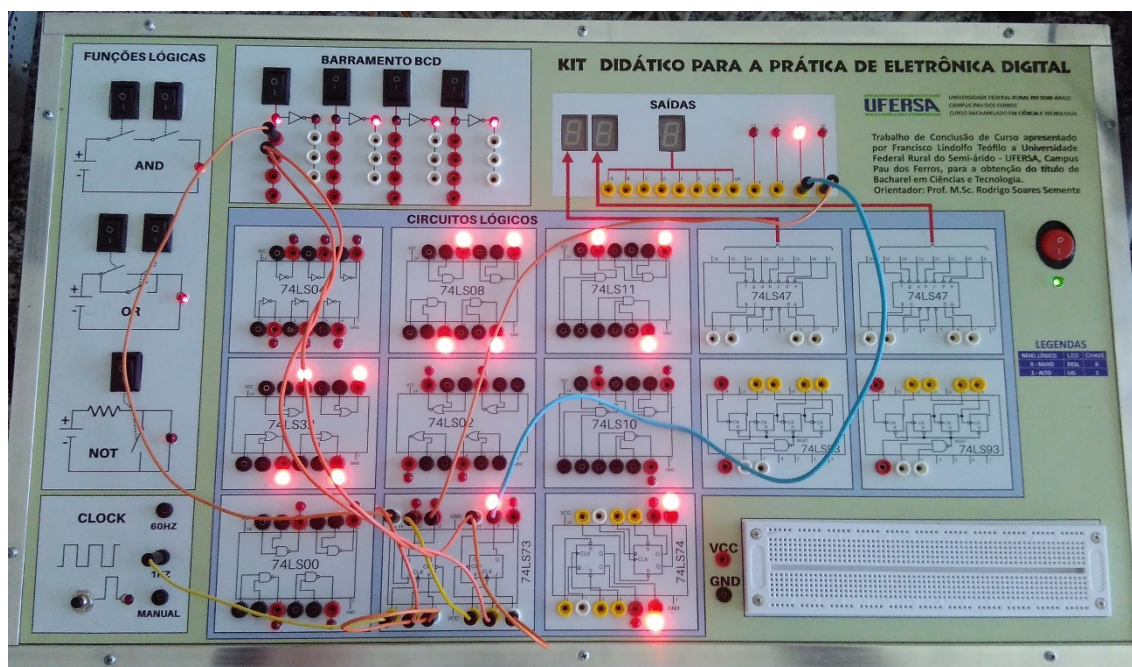


Fonte: O Autor (2018).

Posteriormente, foi realizada a simulação no *kit* didático de Teófilo (2015), na qual utilizou-se o *clock* de 1 Hz que foi conectado na entrada de um dos *flip-flops* J-K do circuito

integrado 74LS73, resultando na montagem exibida na Figura 24. E para uma melhor visualização os valores da saída dos *flip-flops* foram conectados em dois *leds* de saída do circuito.

Figura 24 - Simulação do circuito contador assíncrono decrescente de módulo 4 no Kit Didático



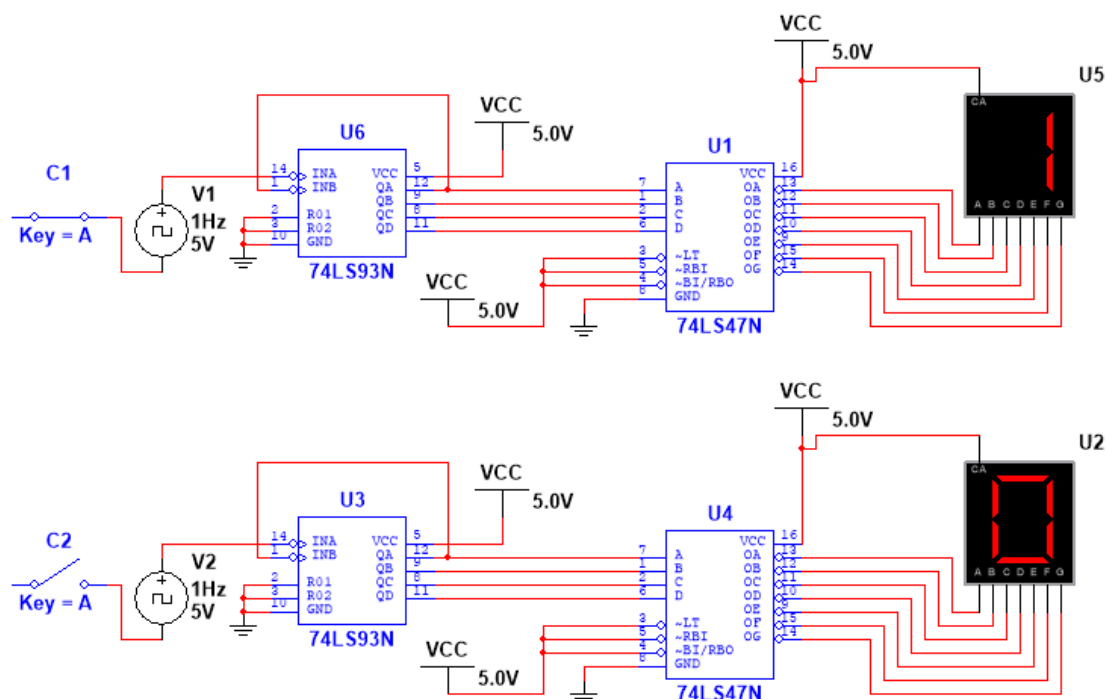
Fonte: O Autor (2018).

4.3 Projeto 3: placar eletrônico

O projeto 3 foi a implementação de um placar eletrônico, com a exibição do placar em dois *displays* de 7 segmentos e cujo valores, em ambos os *displays*, poderiam ser alterados com o auxílio de um *clock*.

Na simulação do *Multisim* foram utilizadas duas chaves para ativar o *clock* de cada placar quando elas estiverem fechadas. Foi utilizado também os circuitos integrados 7493 e 7447 da família TTL que estão presentes no *kit*. E adicionou-se ao circuito os *displays* de 7 segmentos para exibição do placar. O circuito resultante é apresentado na Figura 25.

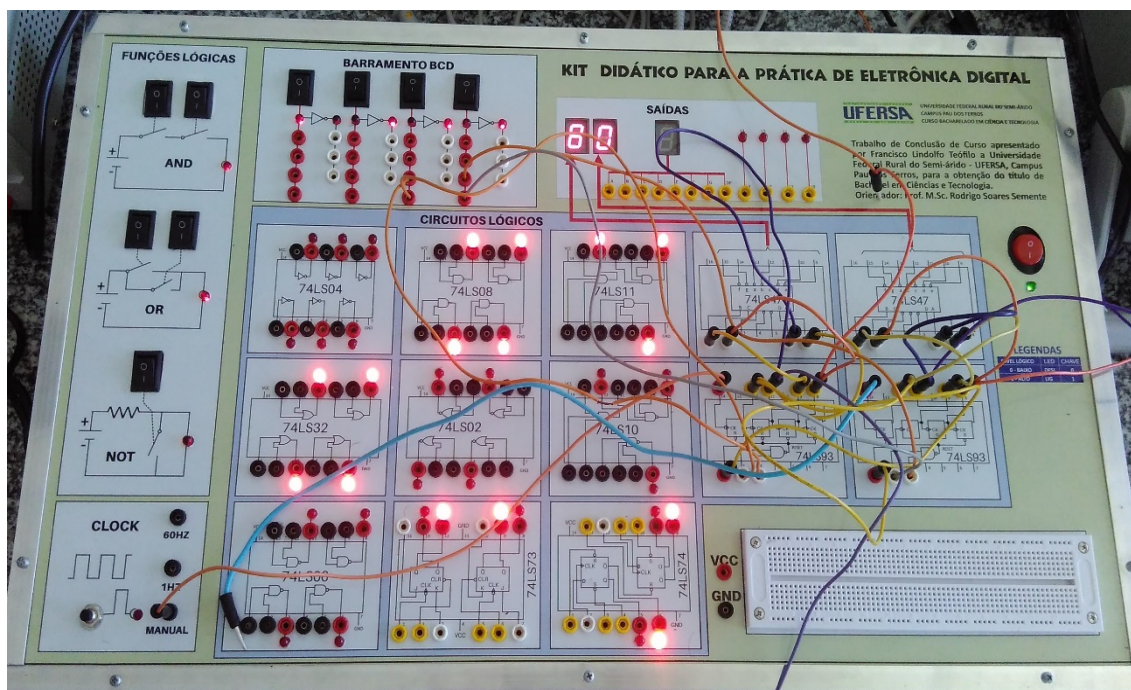
Figura 25 - Simulação do Placar Eletrônico no *software Multisim*



Fonte: O Autor (2018).

Posteriormente, foi realizada a simulação no *kit* didático de Teófilo (2015). Na simulação foi utilizada um *clock* manual que permitia incrementar, separadamente, o valor do placar em cada *display*. Além disso, utilizou-se os dois circuitos integrados 7493 e os dois circuitos integrados 7447 presentes no *kit*. E os dois *displays* de 7 segmentos do *kit* possibilitaram a exibição do placar. O circuito montado no *kit* didático é apresentado na Figura 26 abaixo.

Figura 26 - Implementação do placar eletrônico no *kit* didático de Téofilo (2015)



Fonte: O Autor (2018).

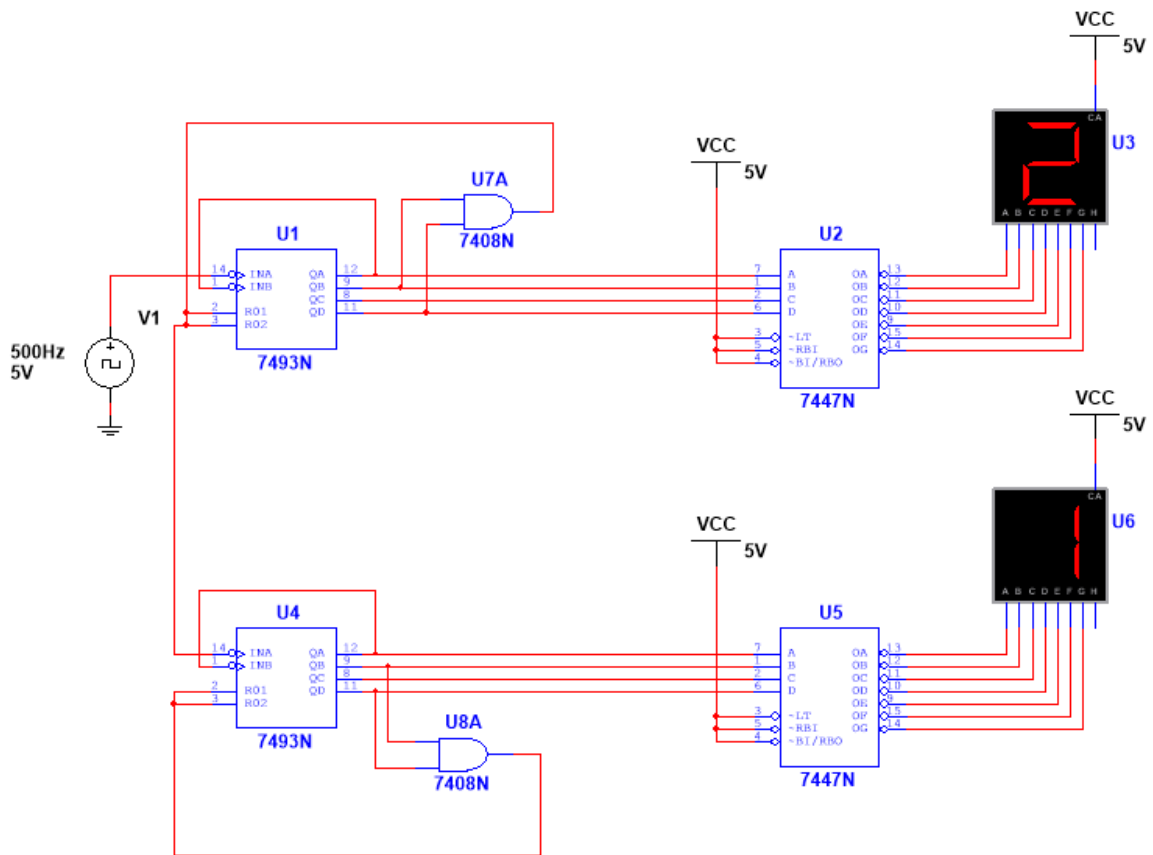
4.4 Projeto 4: contadores em cascata

Na elaboração desta prática foram utilizados dois contadores de décadas conectados em cascata. Os contadores são conectados em cascata quando deseja obter módulos maiores (FLOYD, 2007). Na conexão em cascata, a saída de um contador aciona a entrada do próximo contador (FLOYD, 2007).

Desta forma, o primeiro contador é acionado pelo *clock* de 500 Hz, e a sua saída aciona o segundo contador, após completar a contagem de 0 a 9, ou seja, após 10 pulsos de *clock* do primeiro contador. Após isso, o segundo contador inicia a sua contagem, e o primeiro contador reinicia a sua contagem de 0 a 9, acionando novamente a contagem do segundo contador que após completar a contagem de 0 a 9, ele também reinicia a contagem igual ao primeiro contador. Portanto, o segundo contador irá completar 10 ciclos após 100 pulsos de *clock*. E este circuito representa um divisor da frequência de entrada por 100.

A simulação do circuito no *software Multisim* é exibida na Figura 27.

Figura 27 - Simulação dos contadores em cascata no *software Multisim*



Fonte: O Autor (2018).

Na elaboração deste circuito foi utilizado um *clock* de 500 Hz, dois circuitos integrados 7493, dois circuitos integrados 7447, dois displays de 7 segmentos e duas portas ANDs, cujos componentes estão presentes no *kit* didático.

5. CONCLUSÃO

O *kit* desenvolvido por Teófilo (2015) apresenta como uma importante ferramenta para auxiliar nas aulas práticas de circuitos digitais, em virtude das suas inúmeras funcionalidades que facilitam a implementação de circuitos lógicos.

Dessa forma, este trabalho teve o intuito de auxiliar alunos e professores na utilização deste *kit* didático educacional, para que ele possa ser incluído nas aulas práticas de circuitos digitais, a fim de facilitar o processo de ensino-aprendizagem em sala de aula.

No entanto, algumas falhas foram detectadas durante a utilização do *kit* como a falta de mais conectores, atraso na resposta do *clock* manual, necessidade de mais portas lógicas. Espera-se que esses problemas possam ser corrigidos futuramente, considerando a importância desse *kit* para a aprendizagem dos alunos na universidade.

E observando outros trabalhos semelhantes como o de Munarini (2016), como forma de melhorar o funcionamento do *kit*, propõe-se a adição de novos elementos ao *kit*, como um soquete de identificação de erros que verifica todos os pinos inseridos do CI, inclusão de um circuito para comunicação serial e *bluetooth*, e desenvolvimento de um *software* para comunicação com o *kit*.

Outra sugestão seria a adoção da metodologia empregada no trabalho de Sousa, Silveira e Schwarz (2012), verificando como são abordados os assuntos das disciplinas que iriam utilizar o *kit* e propondo uma reunião com professores e alunos da disciplina, colhendo sugestões para o melhoramento do *kit* ou propor o desenvolvimento de outros.

Pretende-se também como atividade futura, a elaboração de outro trabalho que mensure os impactos da introdução desse *kit* no desempenho dos alunos em sala de aula.

REFERÊNCIAS

BRIGHENTI, Josiane; BIAVATTI, Vania Tanira; SOUZA, Taciana Rodrigues de. METODOLOGIAS DE ENSINO-APRENDIZAGEM: UMA ABORDAGEM SOB A PERCEPÇÃO DOS ALUNOS. **Revista Gestão Universitária na América Latina - Gual**, Florianópolis, v. 8, n. 3, p.281-304, set. 2015.

CODÁ, Luiza Maria Romeiro; PIÃO, Silvano Sotelo; MOURA, Rafael Santos. ESTÍMULO AO APRENDIZADO PRÁTICO DE ELETRÔNICA DIGITAL UTILIZANDO PROTÓTIPOS DE PROJETOS REAIS. **Cobenge 2013**, São Carlos, 2013. Disponível em: <http://www.fadep.br/engenharia-eletrica/congresso/pdf/117965_1.pdf>. Acesso em: 11 mar. 2018.

FLOYD, Thomas L.. **Sistemas digitais: fundamentos e aplicações**. 9. ed. Porto Alegre: Bookman, 2007.

GIL, A. C. **Didática do Ensino Superior**. São Paulo: Atlas, 2012.

HOED, Raphael Magalhães. **Análise da evasão em cursos superiores: o caso da evasão em cursos superiores da área de Computação**. 2016. 188 f. Dissertação (Mestrado) - Curso de Computação Aplicada, Universidade de Brasília, Brasília, 2016. Disponível em: <http://www.repositorio.unb.br/bitstream/10482/22575/1/2016_RaphaelMagalhãesHoed.pdf>. Acesso em: 21 mar. 2018.

MAZZIONI, Sady. AS ESTRATÉGIAS UTILIZADAS NO PROCESSO DE ENSINO-APRENDIZAGEM: CONCEPÇÕES DE ALUNOS E PROFESSORES DE CIÊNCIAS CONTÁBEIS. **Revista Eletrônica de Administração e Turismo**, [s.i.], v. 2, n. 1, p.93-109, 25 jun. 2013.

MUNARINI, Bruno Lucas. **DESENVOLVIMENTO DE UM KIT DIDÁTICO PARA ELETRÔNICA DIGITAL**. 2016. 92 f. TCC (Graduação) - Curso de Bacharelado em Engenharia Eletrônica, Universidade Tecnológica Federal do Paraná, Campo Mourão, 2016. O ESTADO DE SÃO PAULO (São Paulo). **A evasão no ensino superior**. 2018. Disponível em: <<http://opinioao.estadao.com.br/noticias/geral,a-evasao-no-ensino-superior,70002195900>>. Acesso em: 20 mar. 2018.

SILVA FILHO, Roberto Leal Lobo e. **A Evasão No Ensino Superior Brasileiro – Novos Dados**. 2017. Disponível em: <<http://educacao.estadao.com.br/blogs/roberto-lobo/497-2/>>. Acesso em: 20 mar. 2018.

SOUZA, Mayara de; SILVEIRA, Jony Laureano; SCHWARZ, Leandro. MÓDULO DIDÁTICO PARA O ENSINO DE ELETRÔNICA DIGITAL. **Ilha Digital**, Florianópolis, v. 3, p.33-39, 2012. Disponível em:

<<http://ilhadigital.florianopolis.ifsc.edu.br/index.php/ilhadigital/article/view/32/31>>. Acesso em: 11 abr. 2018.

TEÓFILO, Francisco Lindolfo. **KIT DIDÁTICO PARA A PRÁTICA DE CIRCUITOS DIGITAIS**. 2015. 58 f. TCC (Graduação) - Curso de Ciência e Tecnologia, Universidade Federal Rural do Semi-Árido, Pau dos Ferros, 2015.

TOCCI, R. J., WIDMER, N. S., MOSS, G. L. **Sistemas Digitais – Princípios e Aplicações**. 11^a Ed. Pearson Prentice Hall, São Paulo, S.P., 2011, Brasil.

VAHID, Frank. **Sistemas digitais: projeto, otimização e HDLs**. Porto Alegre: Artmed, 2008. 560 p.

APÊNDICE A - RELATÓRIOS DE EXPERIMENTOS PRÁTICOS

RELATÓRIO DE EXPERIMENTO PRÁTICO COM O KIT DIDÁTICO

1º EXPERIMENTO: Desenvolvimento de sensores para o controle do funcionamento de bombas em reservatórios

CURSO: CIÊNCIA E TECNOLOGIA – CAMPUS PAU DOS FERROS –

UFERSA

Disc.: *Artênio Rocha de Moraes*



Objetivo

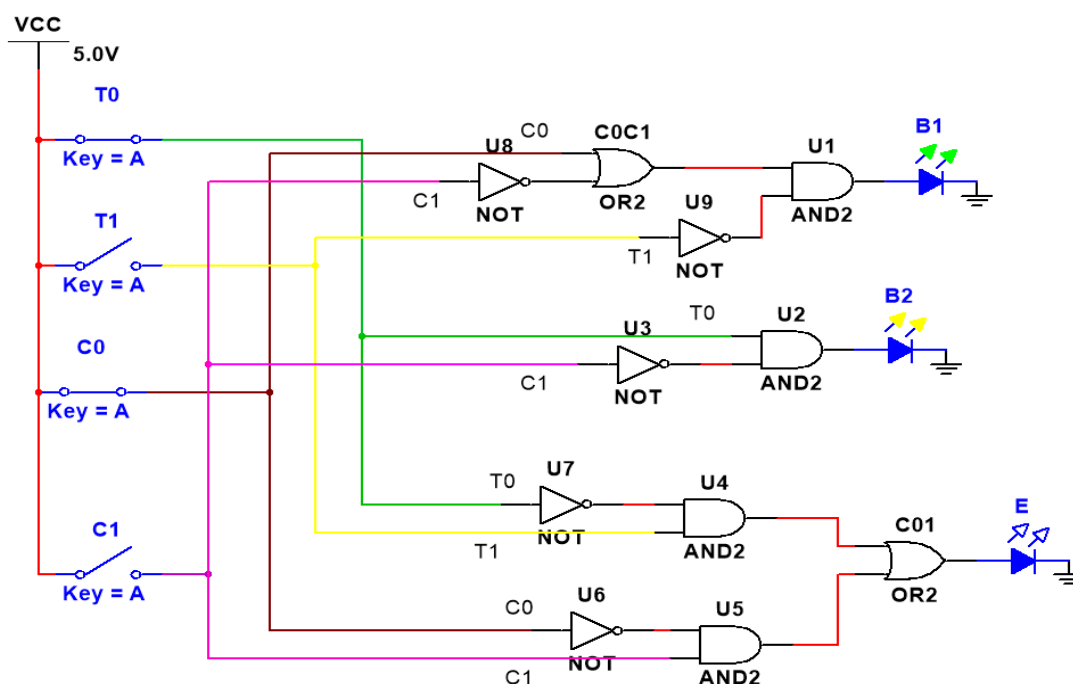
Fazer a montagem de um circuito para controlar o funcionamento de uma bomba em um reservatório.

Lista de componentes utilizados no kit

- Pinos de entrada do barramento BCD: 4 pinos.
- Circuito integrado 74LS08: 4 portas AND.
- Circuito integrado 74LS32: 2 portas NOR.
- Leds de saída do kit: 3 leds.

Procedimento Prático

Monte o circuito mostrado na simulação da figura abaixo no *kit* didático.



Questões

1. Analise o circuito e obtenha:
 - (a) A tabela verdade para cada uma das saídas do circuito;
 - (b) O mapa de *karnaugh* para cada uma das saídas do circuito;
 - (c) A expressão lógica para cada uma das saídas.

RELATÓRIO DE EXPERIMENTO PRÁTICO COM O KIT DIDÁTICO

2º EXPERIMENTO: Contador Assíncrono Decrescente de Módulo 4

CURSO: CIÊNCIA E TECNOLOGIA – CAMPUS PAU DOS FERROS – UFERSA
Disc.: Artênio Rocha de Moraes



Objetivo

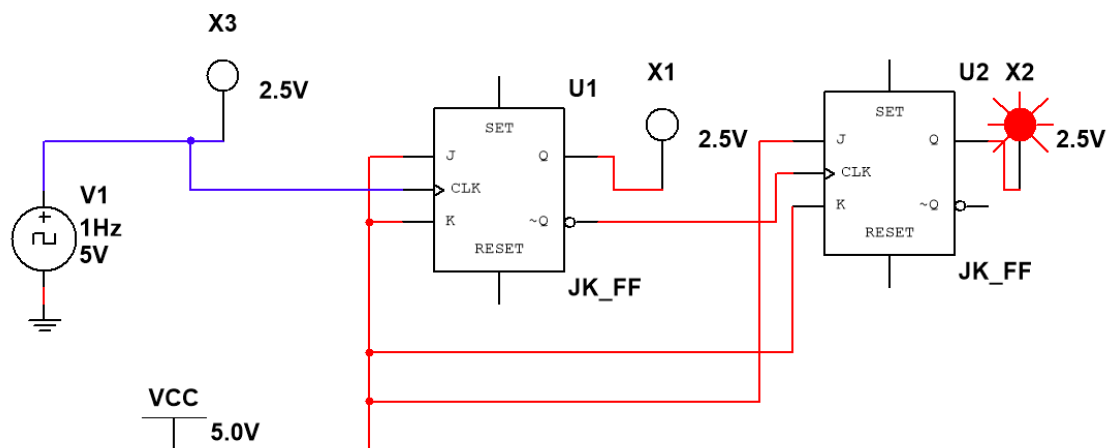
Fazer a montagem de um circuito para um contador assíncrono Decrescente de Módulo 4

Lista de componentes utilizados no kit

- Circuito integrado 74LS73: 2 *flip-flops* J-K.
- Barramento BCD: 2 pinos de entrada.
- Clock: 1 Hz.
- Leds de saída do kit: 2 leds.

Procedimento Prático

Monte o circuito mostrado na simulação da figura abaixo no *kit* didático.



Questões

1. Desenhe a forma de onda para o circuito.
2. Faça o diagrama de estados do circuito.
3. Porque esse contador tem módulo 4?

RELATÓRIO DE EXPERIMENTO PRÁTICO COM O KIT DIDÁTICO

3º EXPERIMENTO: Placar Eletrônico

CURSO: CIÊNCIA E TECNOLOGIA – CAMPUS PAU DOS FERROS – UFERSA

Disc.: *Artênio Rocha de Moraes*



Objetivo

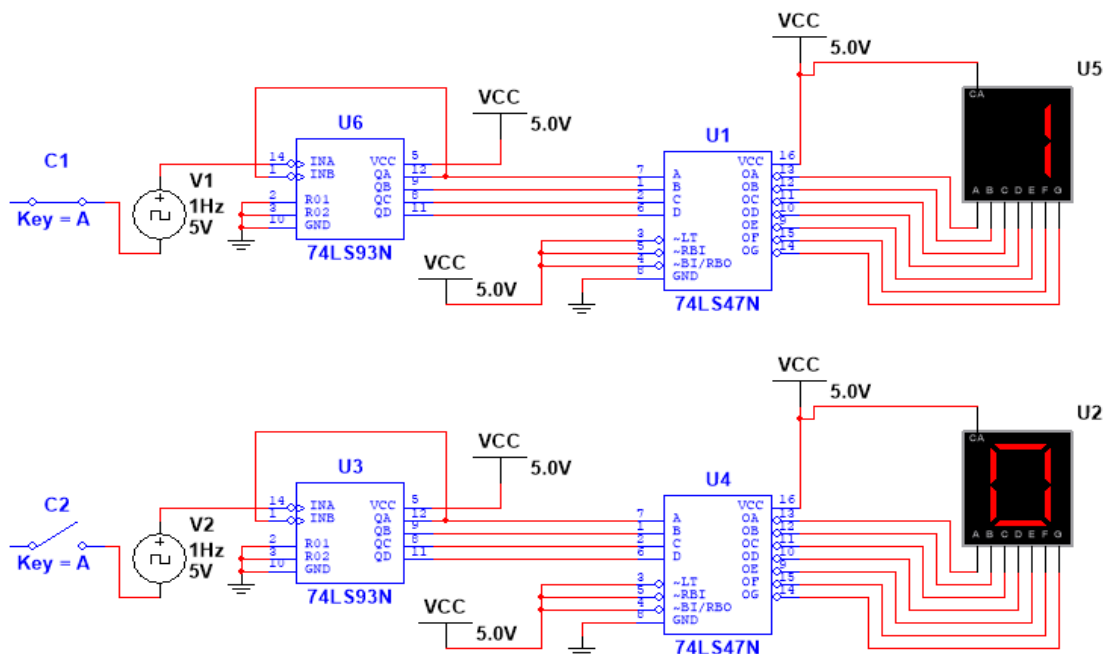
Fazer a montagem de um circuito para a exibição de um placar eletrônico.

Lista de componentes utilizados no kit

- Circuito integrado 74LS93: 2.
- Circuito integrado 74LS47: 2.
- Barramento BCD: 4 pinos de entrada.
- *Clock*: Manual.
- Display de 7 segmentos: 2.

Procedimento Prático

Monte o circuito mostrado na simulação da figura abaixo no *kit* didático.



Questões

- 1- Elabore a tabela verdade para o display de 7 segmentos.
- 2- Qual a diferença entre displays de 7 segmentos de ânodo comum e cátodo comum?
- 3- Elabore outro projeto de placar eletrônico que efetue a contagem de 0 até 99.

RELATÓRIO DE EXPERIMENTO PRÁTICO COM O KIT DIDÁTICO

4º EXPERIMENTO: Contadores em cascata

CURSO: CIÊNCIA E TECNOLOGIA – CAMPUS PAU DOS FERROS – UFERSA

Disc.: *Artênio Rocha de Moraes*



Objetivo

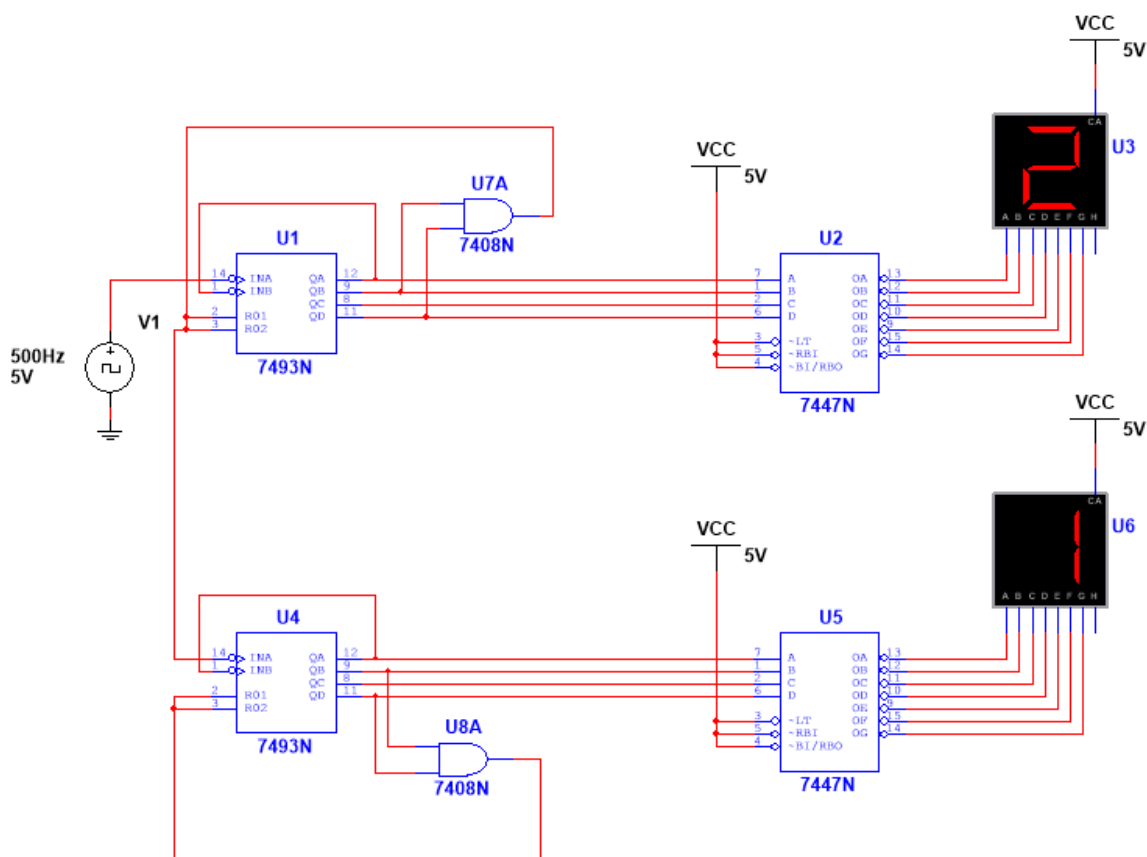
Fazer a montagem de um circuito com 2 contadores de década em cascata.

Lista de componentes utilizados no kit

- Circuito integrado 74LS93: 2.
- Circuito integrado 74LS47: 2.
- Circuito integrado 74LS08: 2 portas AND.
- Barramento BCD: 4 pinos de entrada.
- Clock: 60 Hz.
- Display de 7 segmentos: 2.

Procedimento Prático

Monte o circuito mostrado na simulação da figura abaixo no *kit* didático.

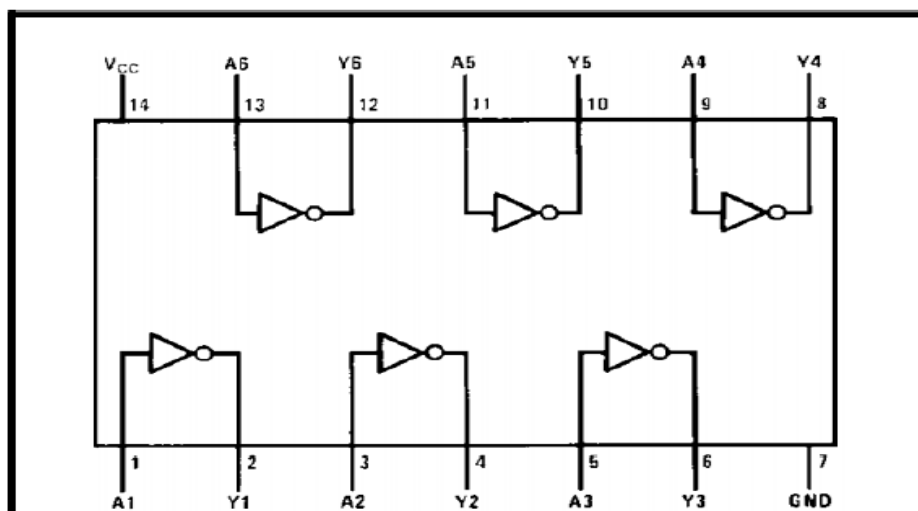


Questões

1. Qual a frequência do segundo contador para um *clock* de 60 Hz conectado no primeiro contador?
2. Qual a frequência do *clock* conectado ao primeiro contador, caso o segundo contador tenha uma frequência de 100 Hz?
3. Porque a frequência do primeiro contador é sempre menor do que a do segundo contador?

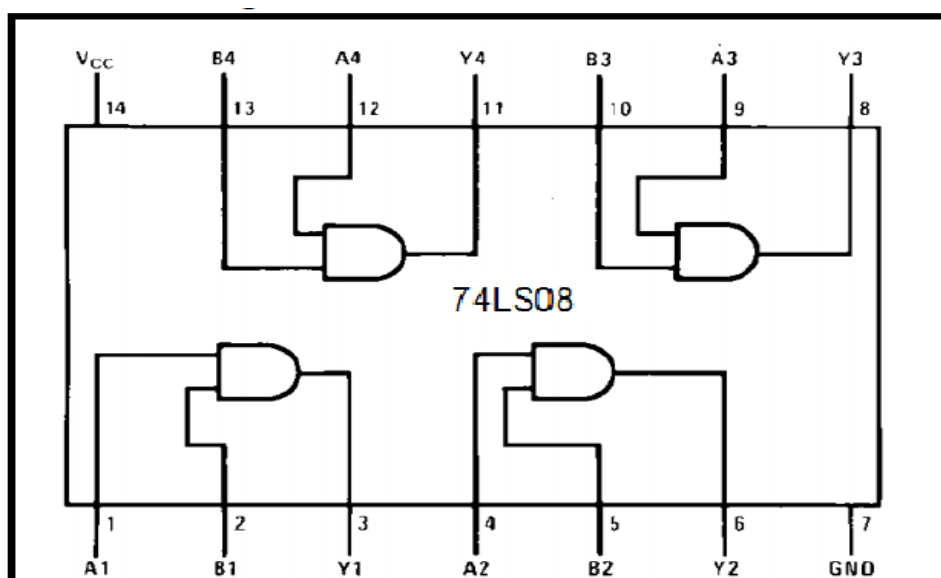
ANEXO A - DATASHEETS DOS CIRCUITOS INTEGRADOS UTILIZADOS NO KIT

Figura 29 - Circuito Integrado 74LS04



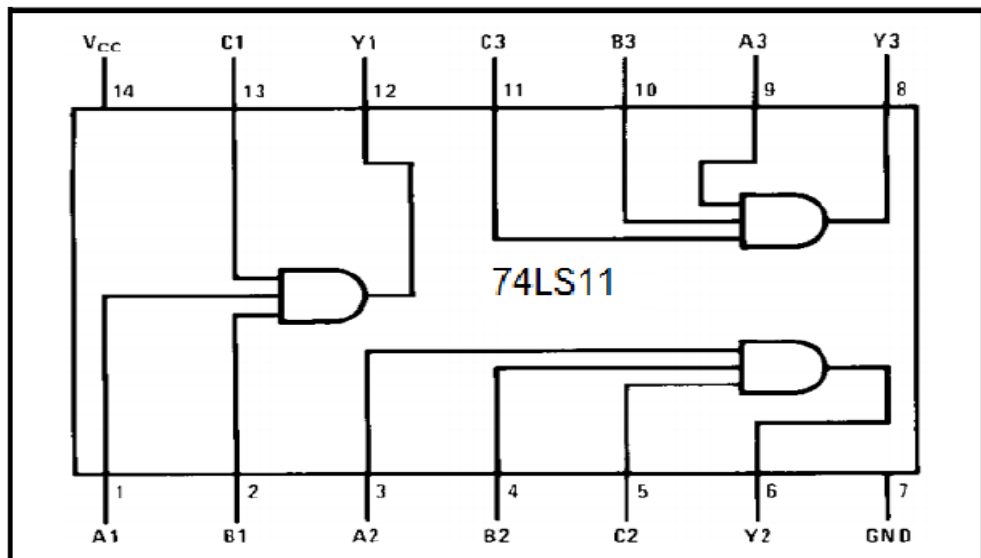
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 30 - Circuito Integrado 74LS08



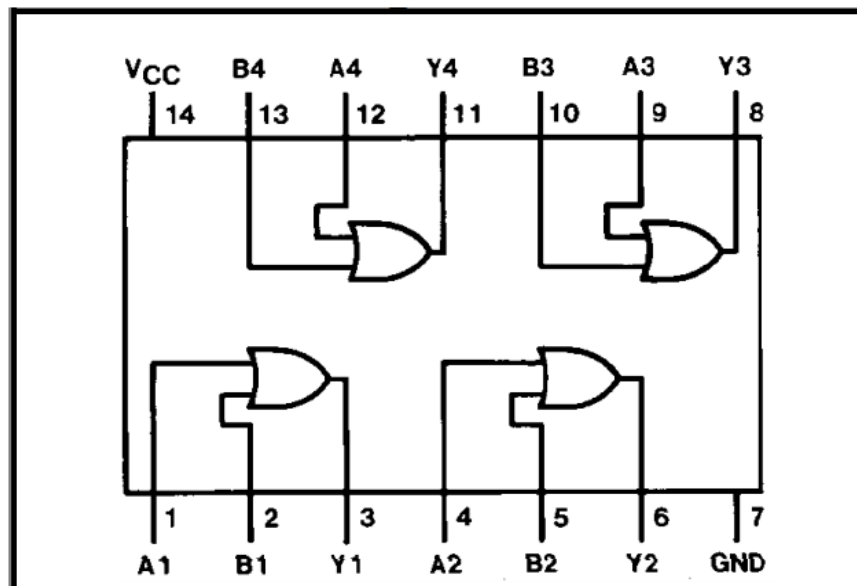
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 31 - Circuito integrado 74LS11



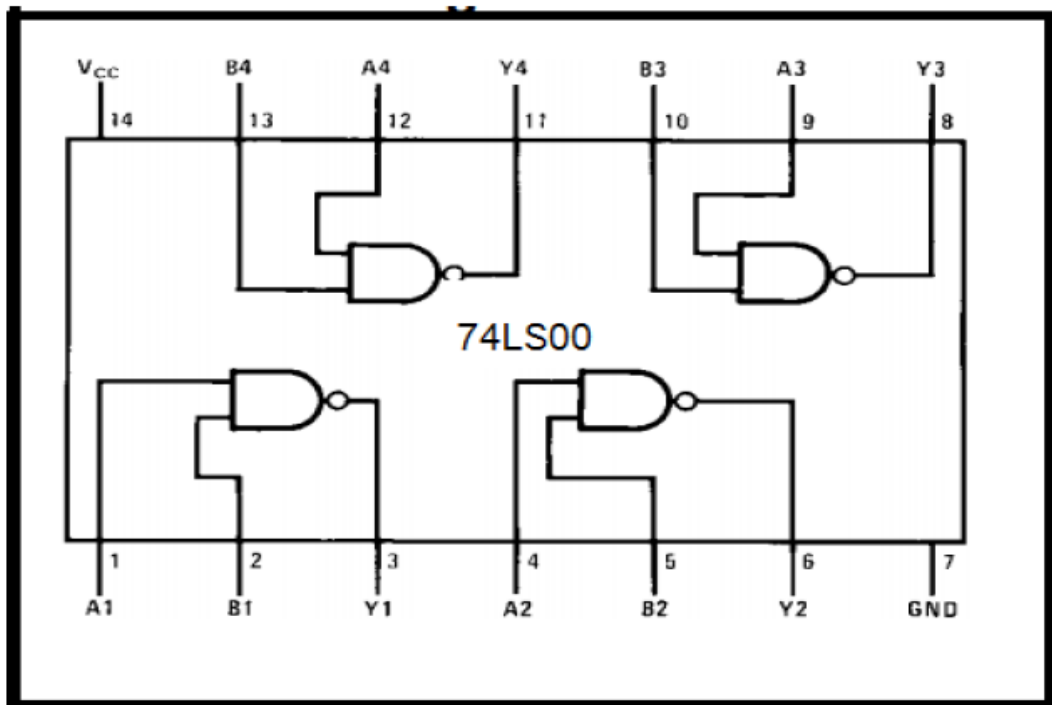
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 32 - Circuito integrado 74LS32



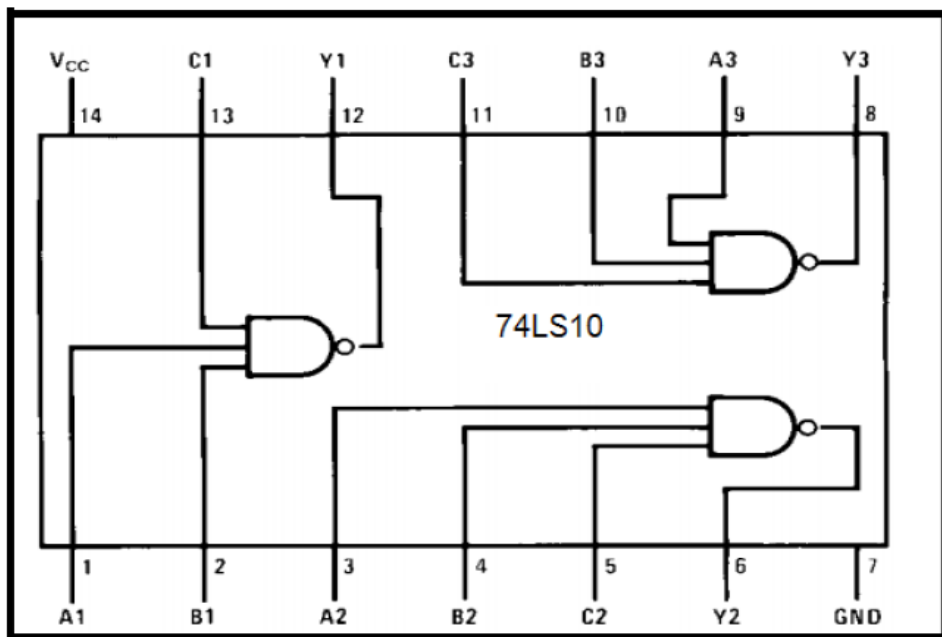
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 33 - Circuito integrado 74LS00



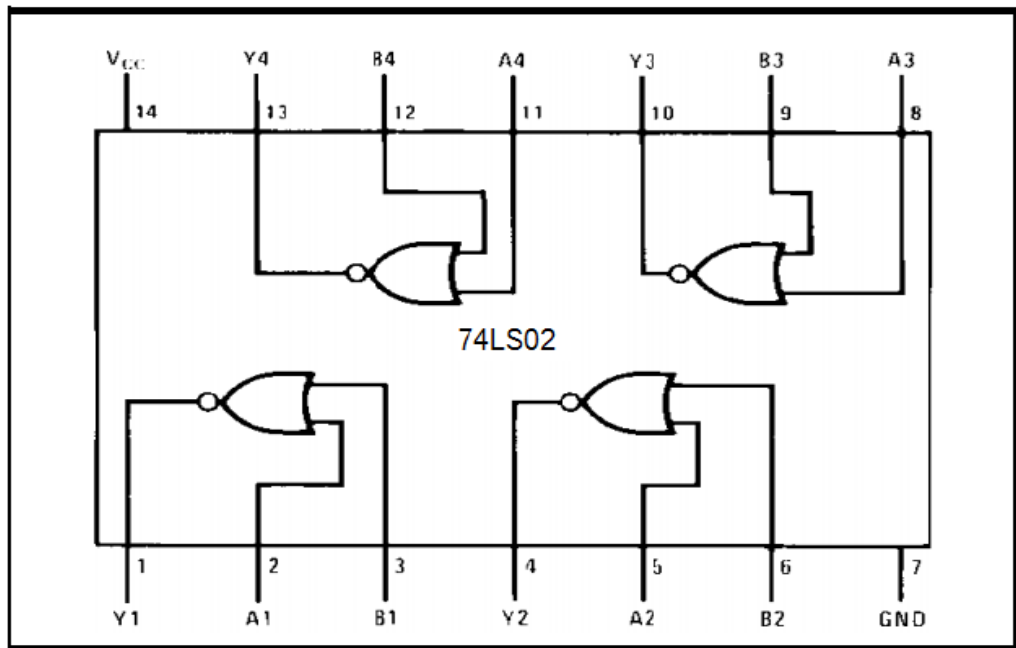
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 34 - Circuito Integrado 74LS10



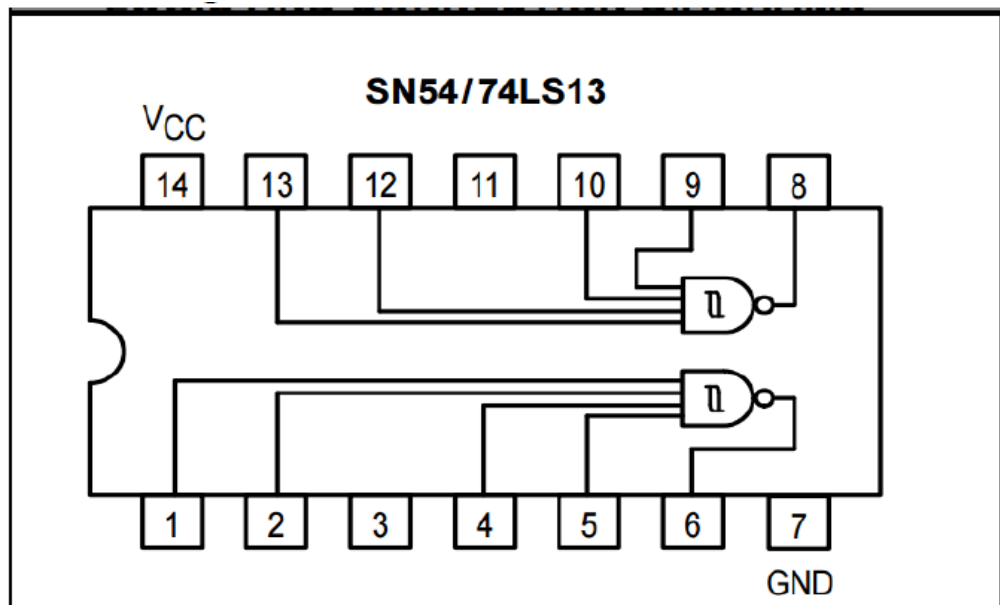
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 35 - Circuito Integrado 74LS02



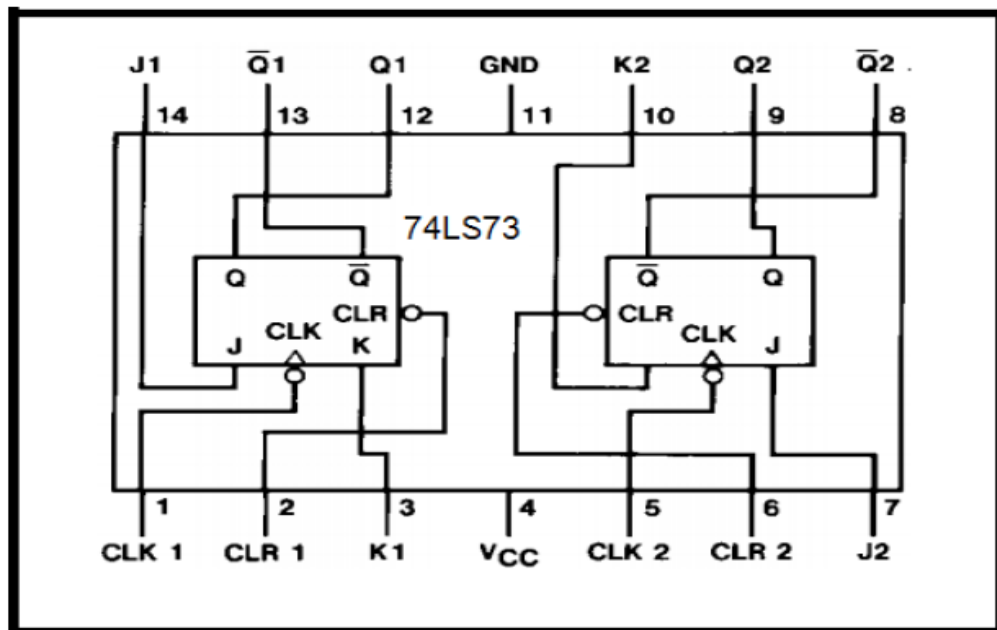
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 36 - Circuito Integrado 74LS13



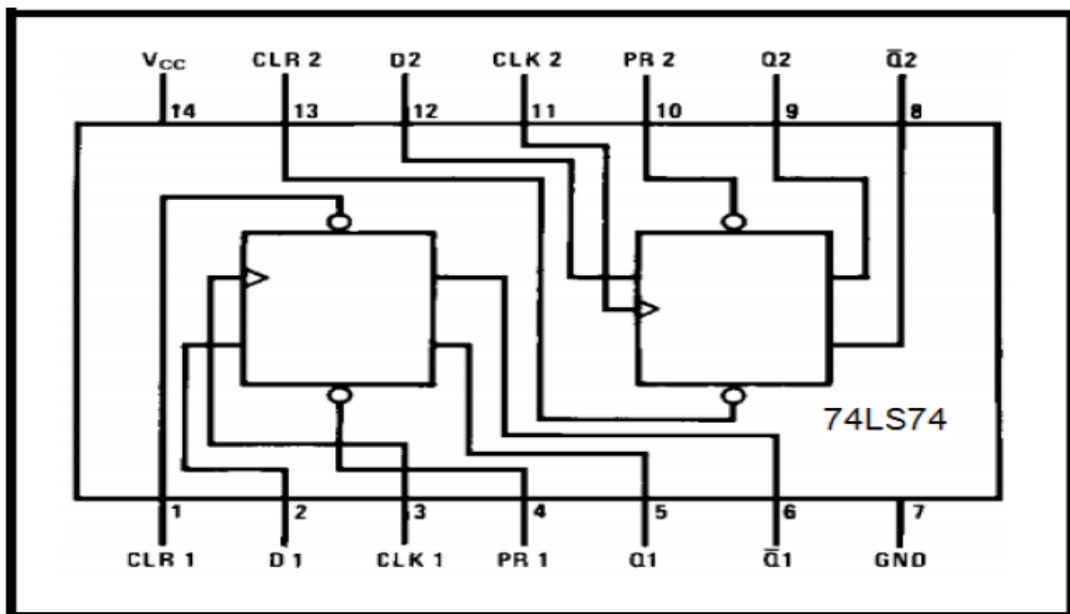
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 37 - Circuito Integrado 74LS73



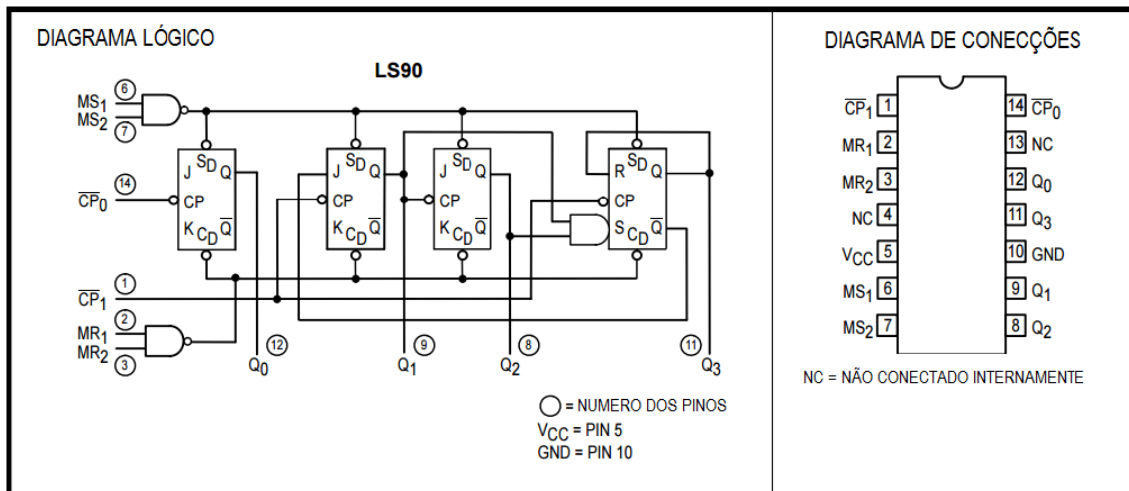
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 38 - Circuito Integrado 74LS74



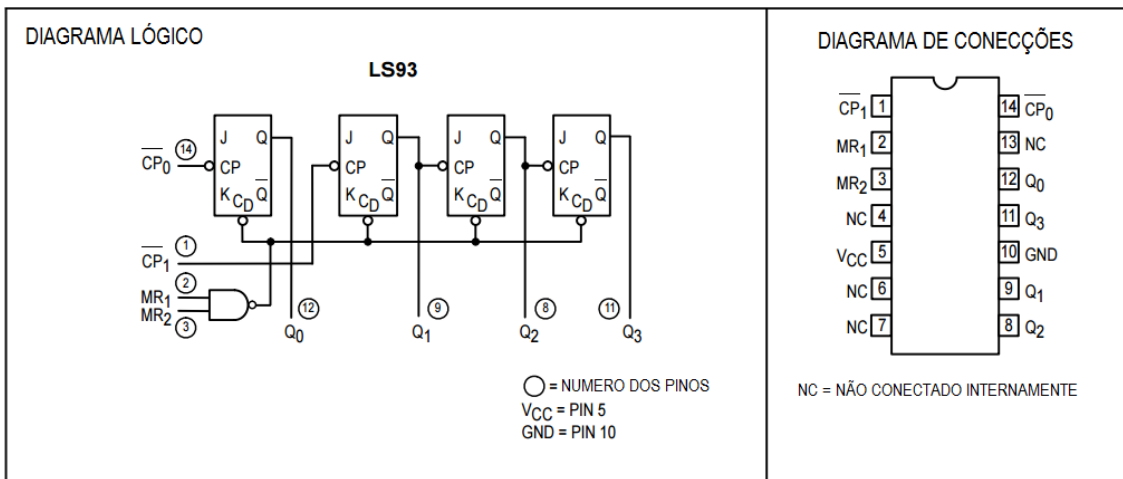
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 39 - Circuito Integrado 74LS90



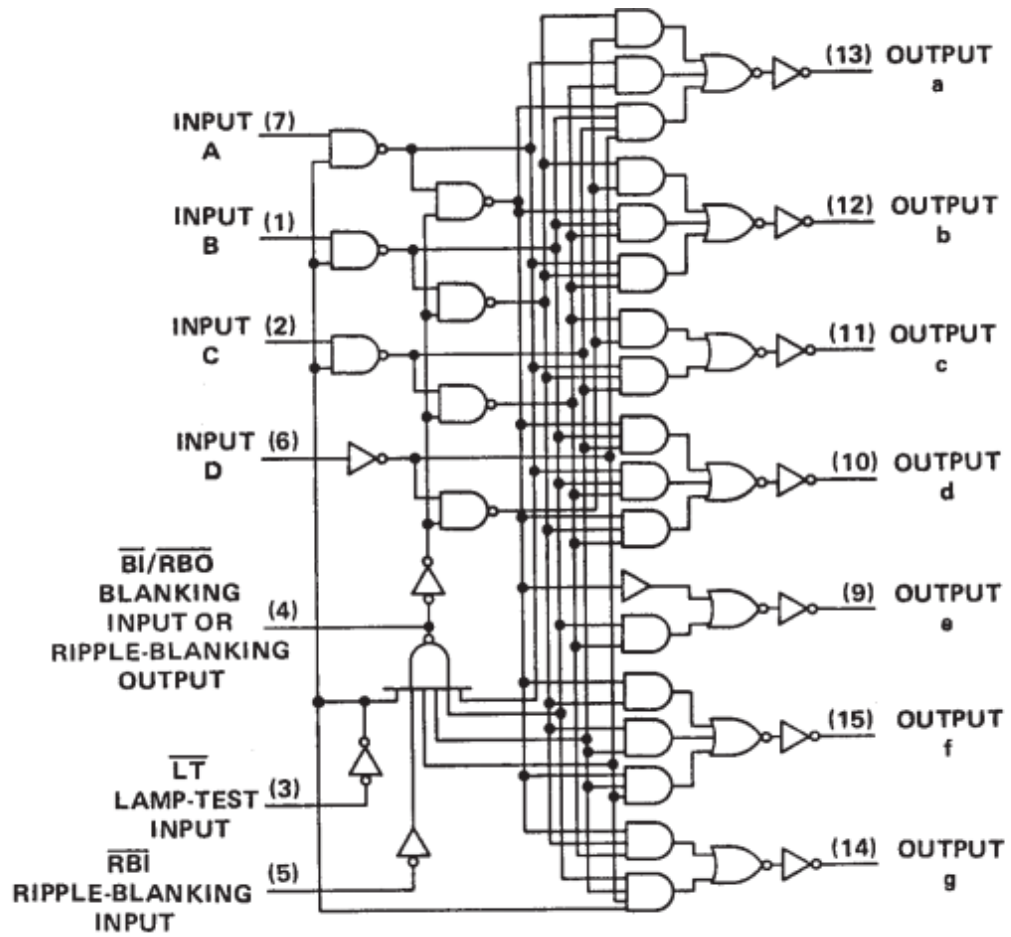
Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 40 - Circuito Integrado 74LS93



Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.

Figura 41 - Circuito Integrado 74LS47



Fonte: <<http://www.datasheetcatalog.com/datasheets>>. Acesso em: 05/02/2018.